

بسم الله الرحمن الرحيم

دانشگاه صنعتی مالک اشتر

راهنمای دستگاه

**MDA-ASIC2
TRAINER**

دانشگاه صنعتی مالک اشتر

تهیه کننده: علیرضا احسانی

فهرست مطالب

۳	راهنمای نرم افزار	قسمت اول
۵	بخش اول وارد کردن طرح	
۲۸	بخش دوم کمپایل کردن	
۳۱	بخش سوم شبیه سازی	
۴۳	بخش چهارم برنامه ریزی	
۵۵	راهنمای سخت افزار	قسمت دوم

دانشگاه صنعتی مالک اشتر

قسمت اول

راهنمای نرم افزار

Quartus II

6.0

دانشگاه صنعتی مالک اشتر

طراحی و ساخت مدارهای دیجیتال با دو روش زیر انجام می شود:

۱- **گسسته (discrete)** : در این روش ، ابتدا مدار توسط IC های تجاری موجود طرح می شود. سپس فیبر مدارچاپی مربوطه تهیه می گردد و پس از نصب قطعات بر روی آن ، عملیات تست و نهایتاً بسته بندی انجام می شود. برخی معایب این روش عبارت است از: مساحت و فضای زیاد ، وزن زیاد ، توان مصرفی بالا ، قابلیت کم گسترش طرح ، محدود شدن طرح به IC های موجود ،...

۲- **مجموع (integrated)** : در این روش کل طرح بصورت یکپارچه درون یک IC پیاده می شود. این کار با دو روش قابل انجام است:

Full custom که در آن ، کلیه مراحل ساخت IC در کارخانه سازنده به سفارش مشتری انجام می شود. هزینه بالا بویژه در تولید غیر انبوه از معایب این روش بشمار می آید.

Semi custom که در آن ، مدار طرح شده توسط کاربر روی ادوات منطقی قابل برنامه ریزی (PLD: Programmable Logic Device) پیاده می شود. این کار ، توسط سخت افزار برنامه ریز (programmer) به کمک یک نرم افزار از طریق کامپیوتر اجرا می گردد. برخی ادوات منطقی قابل برنامه ریزی عبارت اند از: ROM ، PLA ، PAL ، FPGA ،...

طراحی با ادوات منطقی قابل برنامه ریزی ، چهار مرحله دارد:

۱- وارد کردن طرح (Design Entry)

۲- کمپایل کردن (Compilation)

۳- شبیه سازی (Simulation)

۴- برنامه ریزی (Programming)

تمامی مراحل فوق را می توان با نرم افزار QuartusII انجام داد.

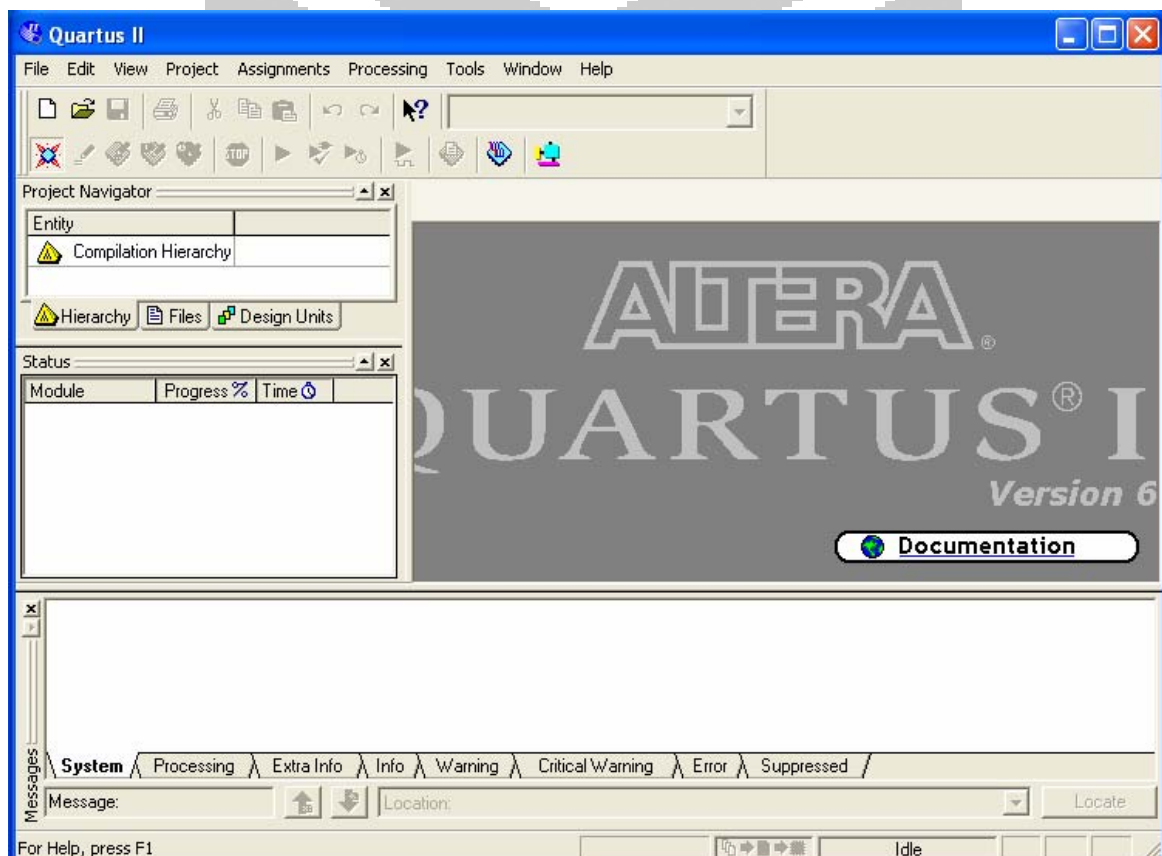
بخش اول وارد کردن طرح (Design Entry)

به دو روش کلی می توان طرح را به نرم افزار وارد نمود:

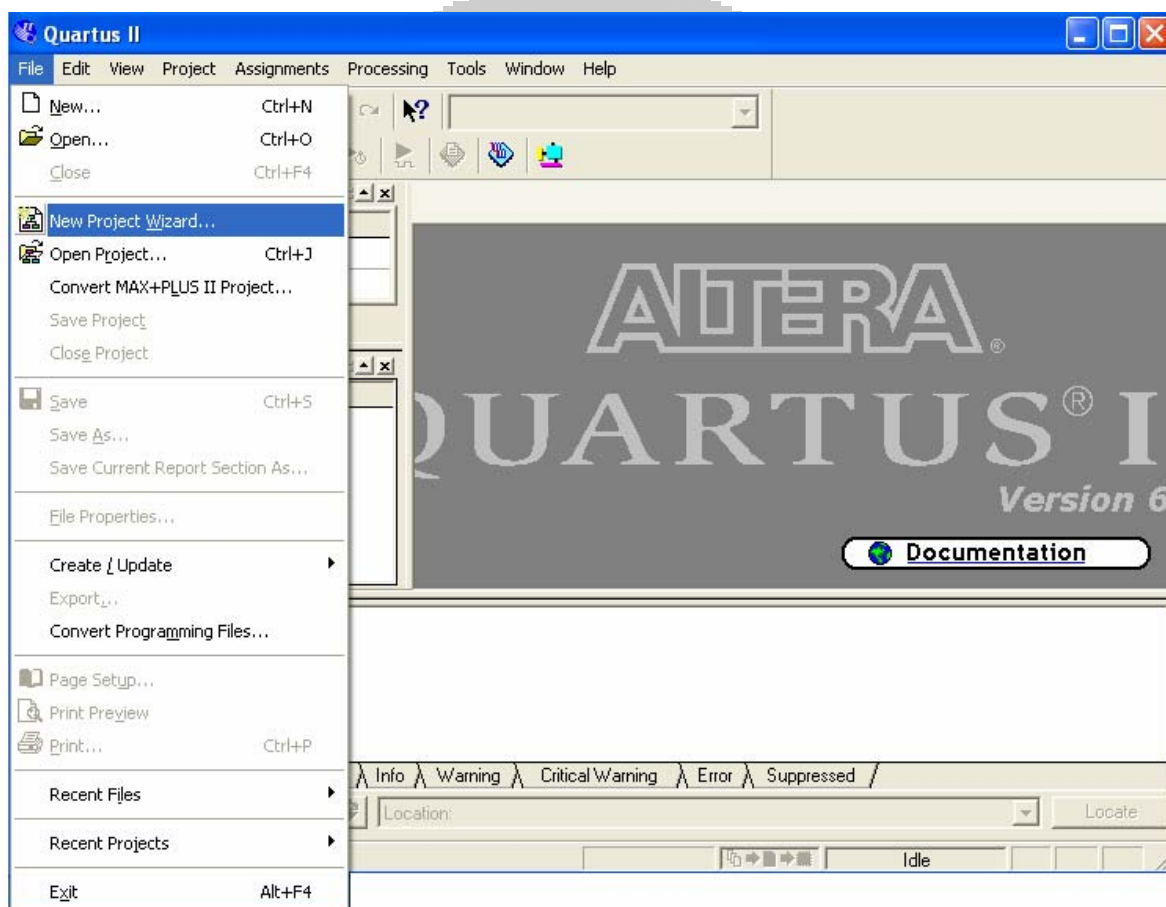
- ۱- بصورت بلوکی (Block Design).
- ۲- توسط زبانهای توصیف کننده سخت افزاری (Hardware Description Language) مانند VHDL یا Verilog.

الف) ایجاد فایل طراحی بلوکی (.bdf).

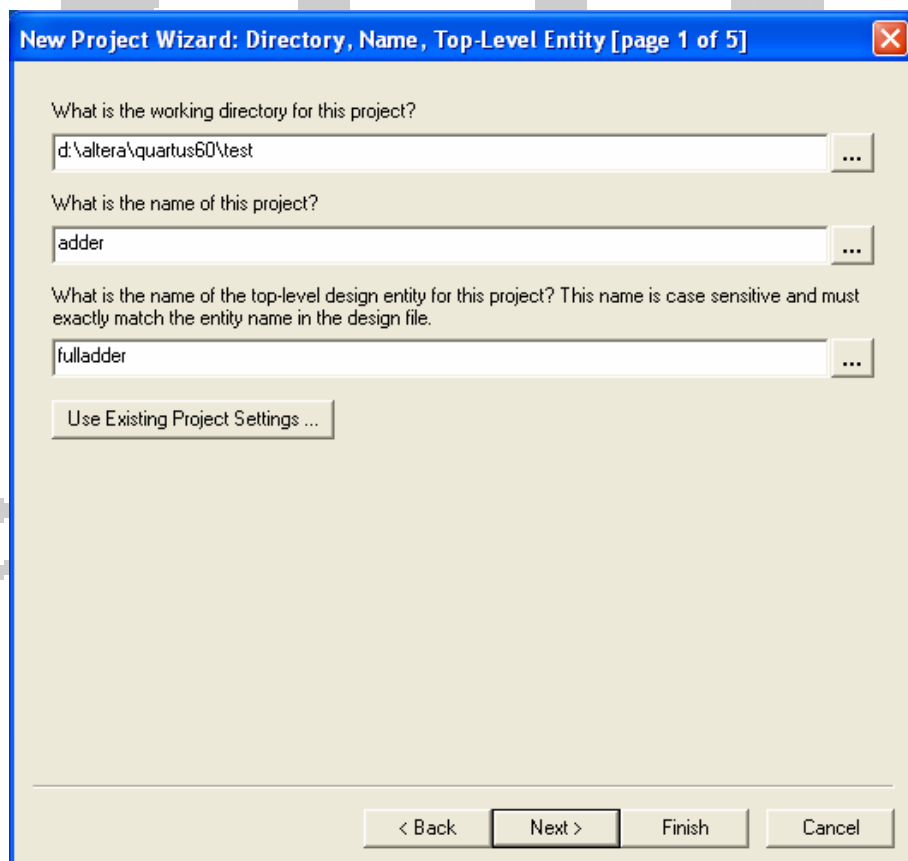
- ۱- نرم افزار QuartusII را اجرا کنید.



۲- از گزینه File ، New Project Wizard را اجرا کنید.



۳- با کلیک کردن Next ، صفحه ۱ از ۵ باز می شود . در پنجره اول آن ، آدرس مورد نظر را جهت ذخیره کردن پروژه وارد نمایید مثلا `d:\alter\quartus60\test` . در پنجره دوم ، نام پروژه را تایپ کنید مثلا `adder` . در پنجره سوم ، نام طرح را تایپ کنید برای مثال `fulladder` . بطور پیش فرض هنگام تایپ نام پروژه ، همین نام برای طرح انتخاب می شود ولی در صورت نیاز می توان آن را تغییر داد.



The image shows a screenshot of the 'New Project Wizard' dialog box in Quartus II, specifically the 'Directory, Name, Top-Level Entity' page (page 1 of 5). The dialog box has a blue title bar with the text 'New Project Wizard: Directory, Name, Top-Level Entity [page 1 of 5]' and a close button. The main area is light beige and contains three text input fields, each with a browse button (three dots) to its right. The first field is labeled 'What is the working directory for this project?' and contains the text 'd:\altera\quartus60\test'. The second field is labeled 'What is the name of this project?' and contains the text 'adder'. The third field is labeled 'What is the name of the top-level design entity for this project? This name is case sensitive and must exactly match the entity name in the design file.' and contains the text 'fulladder'. Below these fields is a button labeled 'Use Existing Project Settings ...'. At the bottom of the dialog box are four buttons: '< Back', 'Next >', 'Finish', and 'Cancel'.

New Project Wizard: Directory, Name, Top-Level Entity [page 1 of 5]

What is the working directory for this project?

d:\altera\quartus60\test

What is the name of this project?

adder

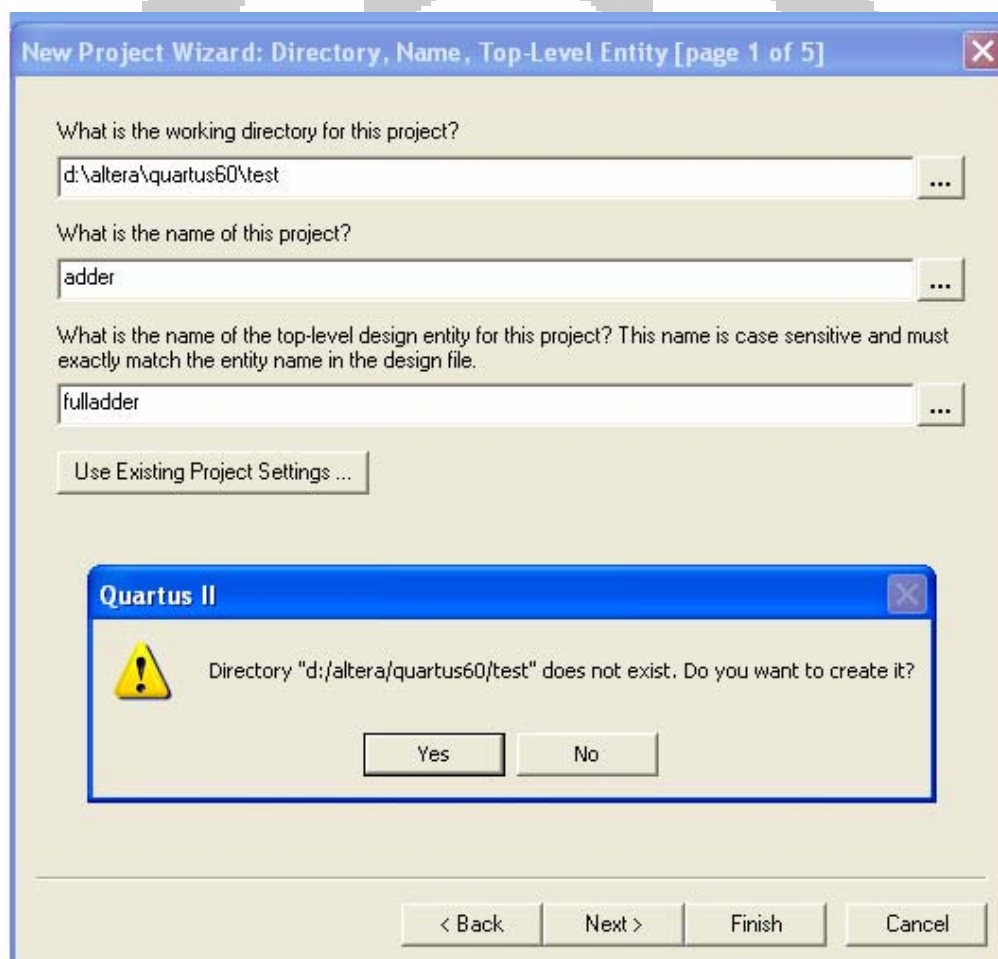
What is the name of the top-level design entity for this project? This name is case sensitive and must exactly match the entity name in the design file.

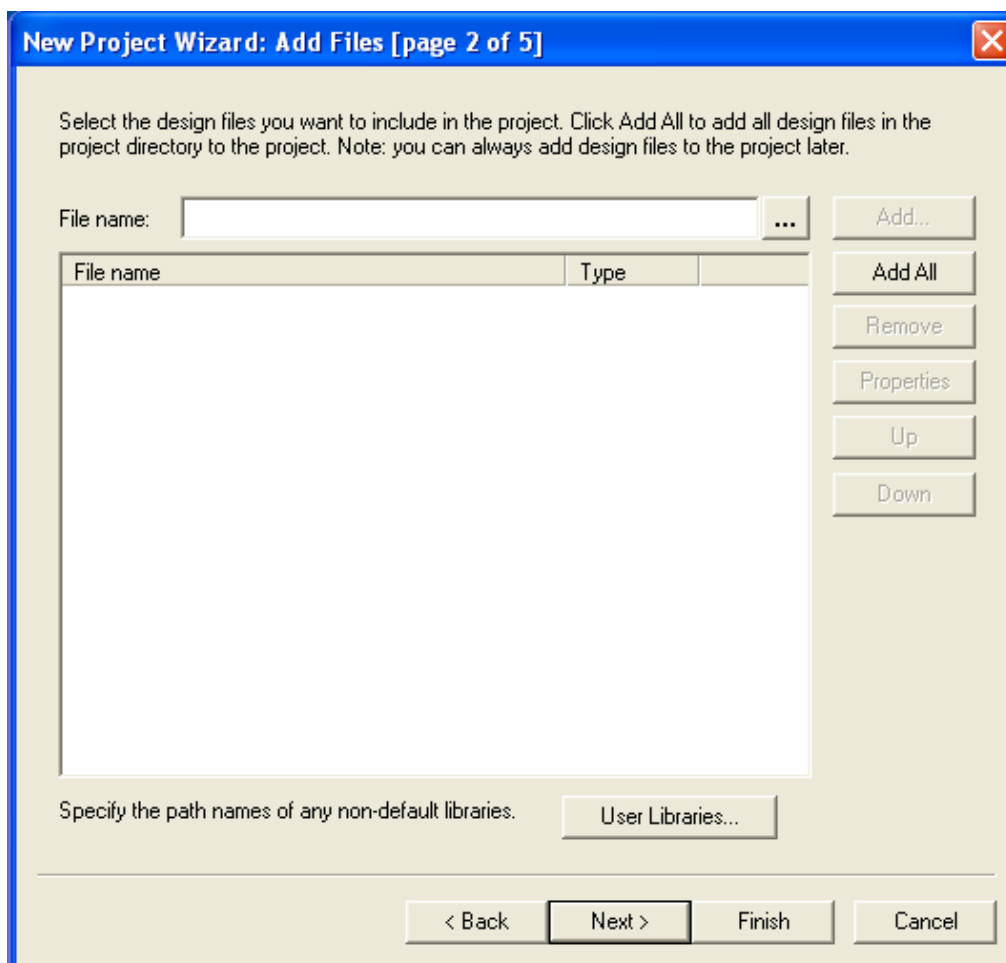
fulladder

Use Existing Project Settings ...

< Back Next > Finish Cancel

۴- پس از کلیک کردن **Next** ، در صورت موجود نبودن آدرس تایپ شده قبل ، پیغامی جهت ایجاد **Folder** یاد شده داده می شود که با کلیک کردن **Yes** ، صفحه ۲ از ۵ باز می گردد.





۵- در این صفحه در صورت نیاز، فایل‌های طراحی اضافی دیگر را وارد کنید. در غیر این صورت ، روی Next کلیک نمایید تا صفحه ۳ از ۵ باز شود.

New Project Wizard: Family & Device Settings [page 3 of 5]

Select the family and device you want to target for compilation.

Family: Cyclone II

Target device:

☐ Auto device selected by the Filter

☒ Specific device selected in 'Available devices' list

Show in 'Available device' list:

Package: Any

Pin count: Any

Speed grade: Any

Core voltage: 1.2V

☒ Show Advanced Devices

Available devices:

Name	LEs	Memor...	Embed...	PLL
EP2C20F484C7	18752	239616	52	4
EP2C20F484C8	18752	239616	52	4
EP2C20F484I8	18752	239616	52	4
EP2C20Q240C8	18752	239616	52	4
EP2C35F484C6	33216	483840	70	4
EP2C35F484C7	33216	483840	70	4
EP2C35F484C8	33216	483840	70	4
EP2C35F484I8	33216	483840	70	4

Companion device:

HardCopy II:

☒ Limit DSP & RAM to HardCopy II device resources

< Back Next > Finish Cancel

۶- در این صفحه ، نوع قطعه قابل برنامه ریزی را مشخص می کنیم. برای این منظور، ابتدا در پنجره اول (روبروی Family) خانواده IC قابل برنامه ریزی را انتخاب می نماییم (مثلا CycloneII ، Stratix ، ...) . سپس در صورت کلیک در دایره کنار Auto device ، شماره تراشه بطور خودکار انتخاب می شود ولی در صورت کلیک در دایره کنار Specific device ، باید شماره تراشه را در لیست موجود در پنجره انتخاب نماییم (مثلا در صورت انتخاب CycloneII می توان شماره تراشه EP2C20Q240C8 را انتخاب نمود) . با کلیک کردن Next ، صفحه ۴ از ۵ ظاهر می گردد.

New Project Wizard: EDA Tool Settings [page 4 of 5]

Specify the other EDA tools -- in addition to the Quartus II software -- used with the project.

☐ EDA design entry/synthesis tool:

Format:

☐ Not available

☐ EDA simulation tool:

Format:

☐ Not available

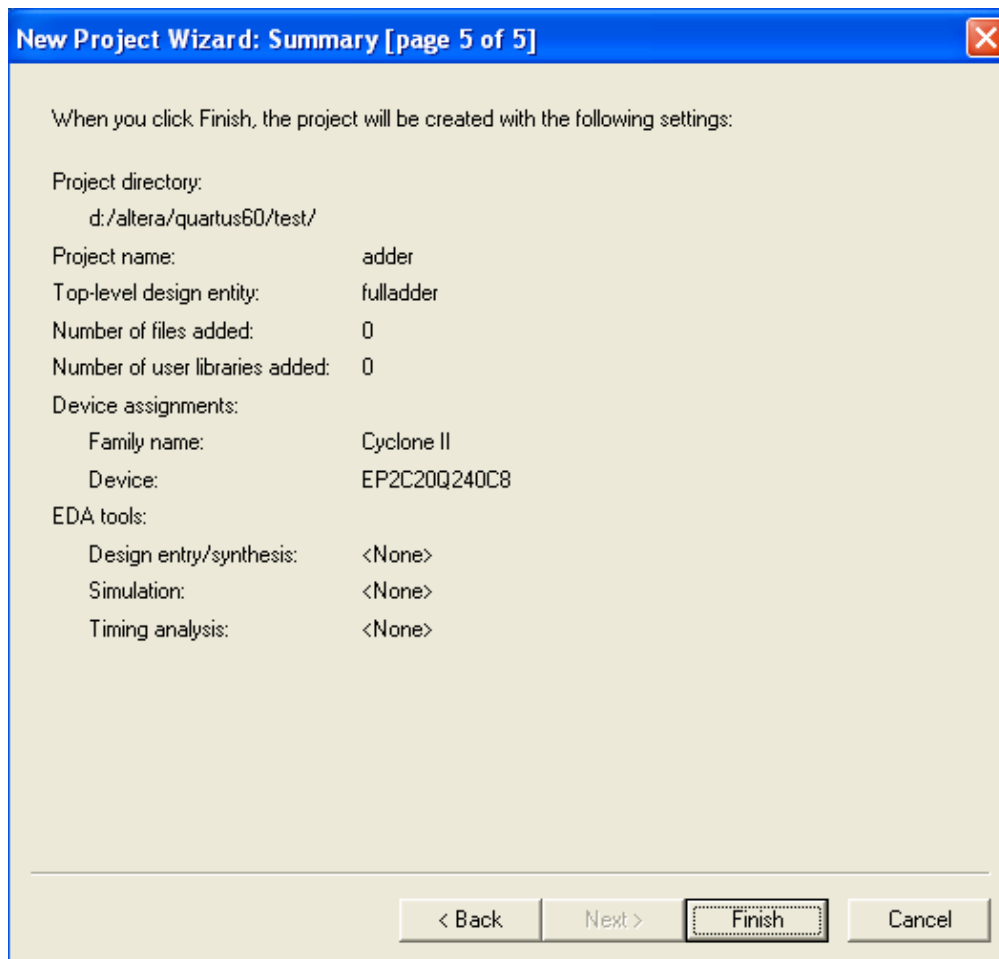
☐ EDA timing analysis tool:

Format:

☐ Not available

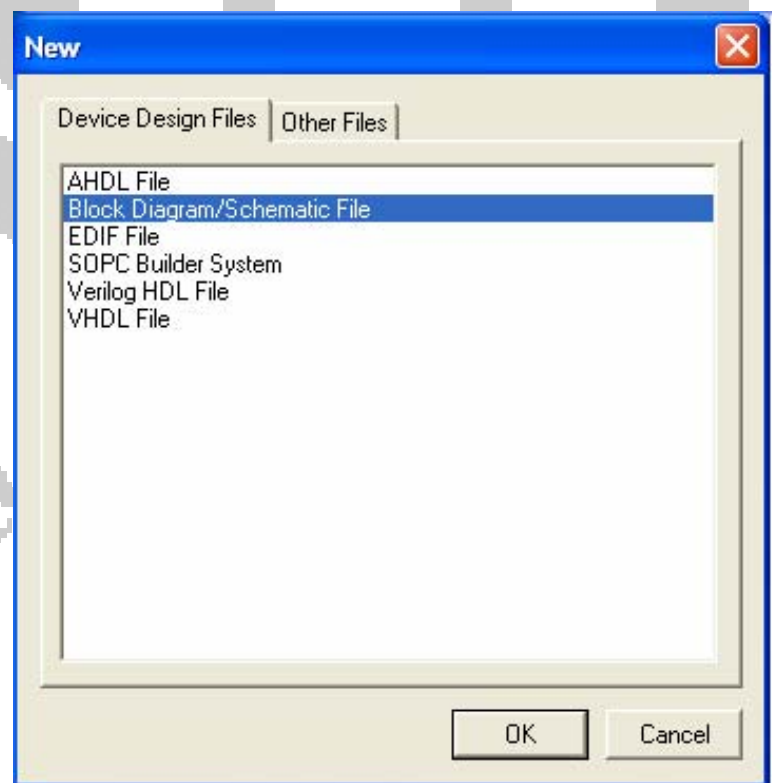
< Back **Next >** Finish Cancel

۷- در این صفحه ابزارهای شبیه سازی، تحلیل، و سنتز دیگر به غیر از QuartusII که در پروژه استفاده خواهید کرد را انتخاب می کنید. در غیر این صورت ، روی Next کلیک کنید تا آخرین صفحه ۵ از ۵ دیده شود.

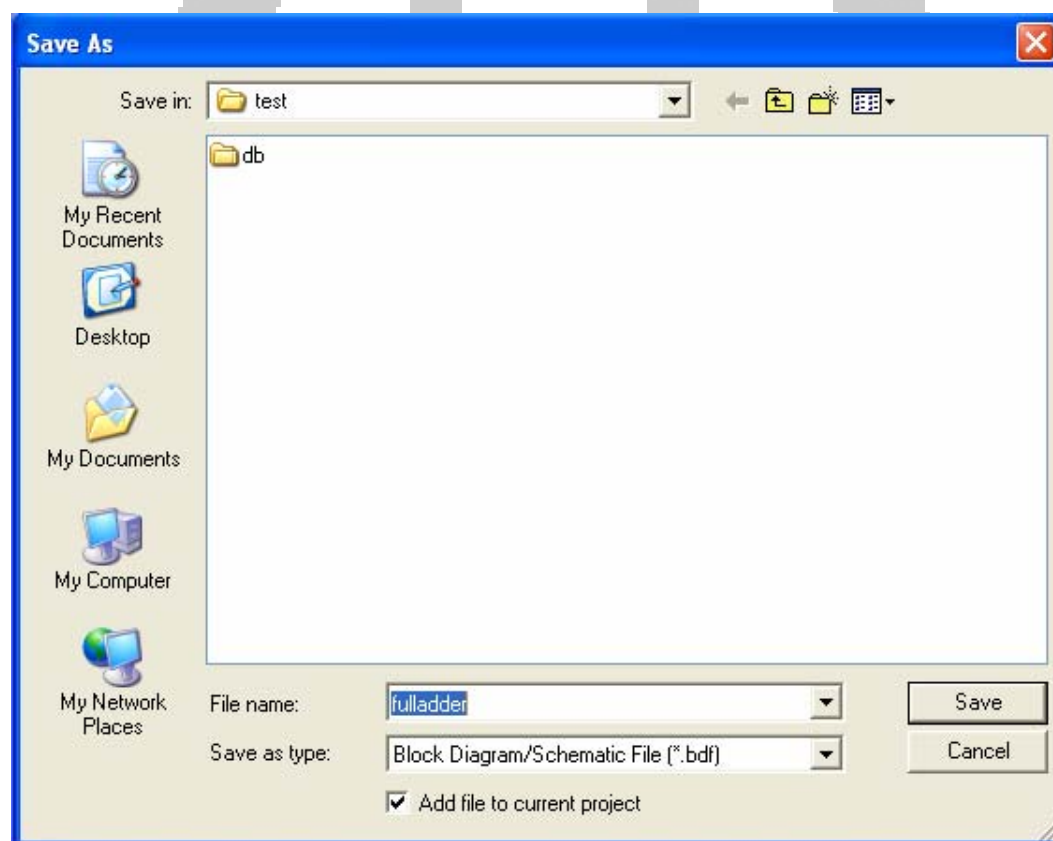


۸- در این صفحه خلاصه انتخابهای بعمل آمده تا اینجا نمایش یافته است. برای تایید تنظیمات فوق ، روی Finish کلیک کنید تا صفحه اصلی QuartusII باز شود.

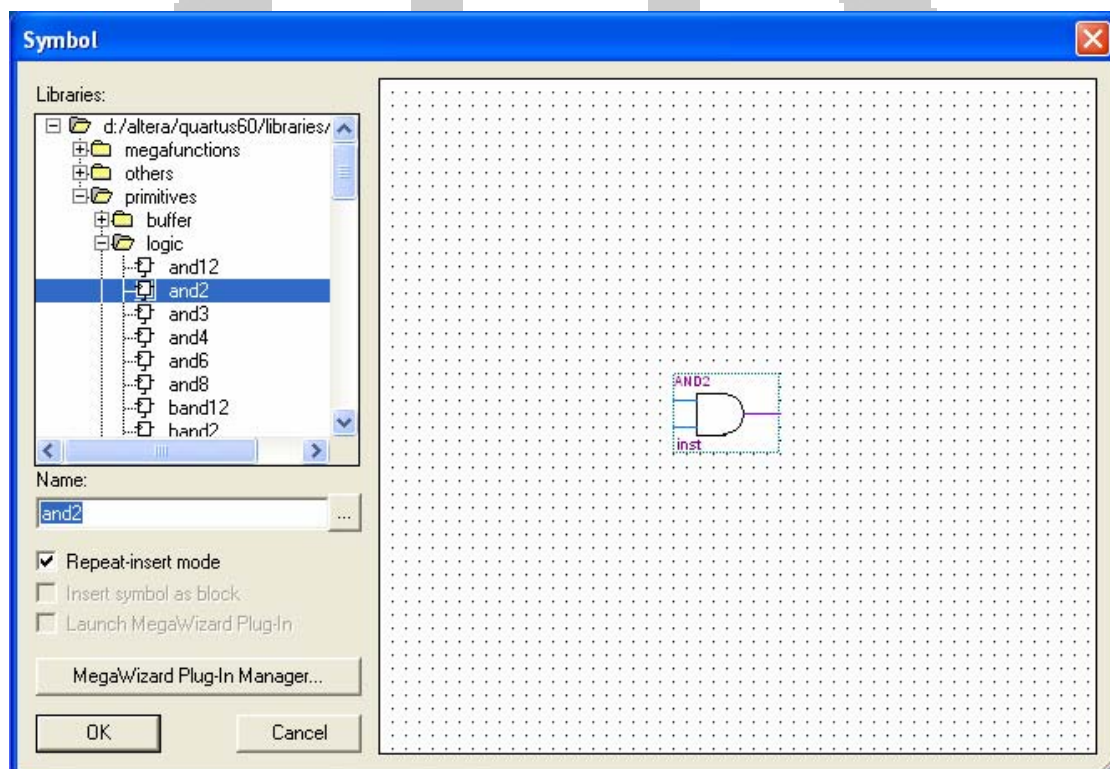
۹- اکنون گزینه New را از File اجرا کنید و از پنجره حاصله ، گزینه Block Diagram /Schematic File را انتخاب نمایید. با کلیک OK ، یک فضای خالی جهت کشیدن طرح بوجود می آید.



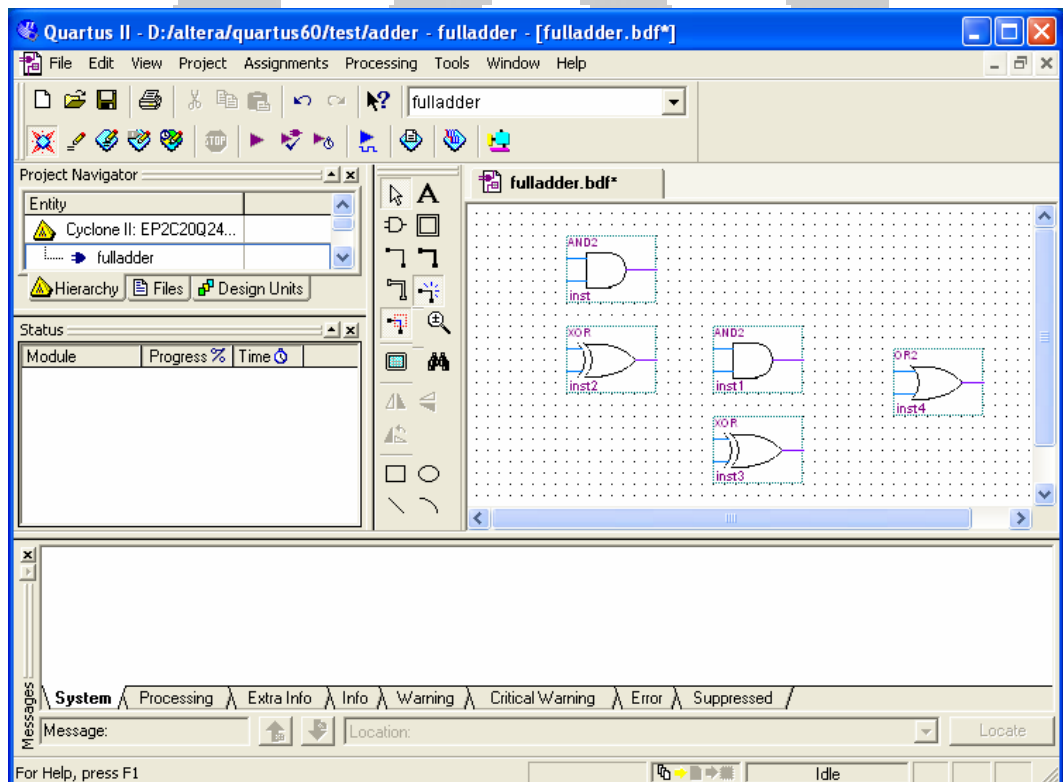
۱۰- قبل از ادامه کار ، با اجرای Save As از File ، نام فایل مورد نظر را تایپ کنید تا فایلی با پسوند bdf. ساخته شود. بصورت پیش فرض ، نام طرح وارد شده در مرحله ۳ برای این فایل انتخاب می گردد.



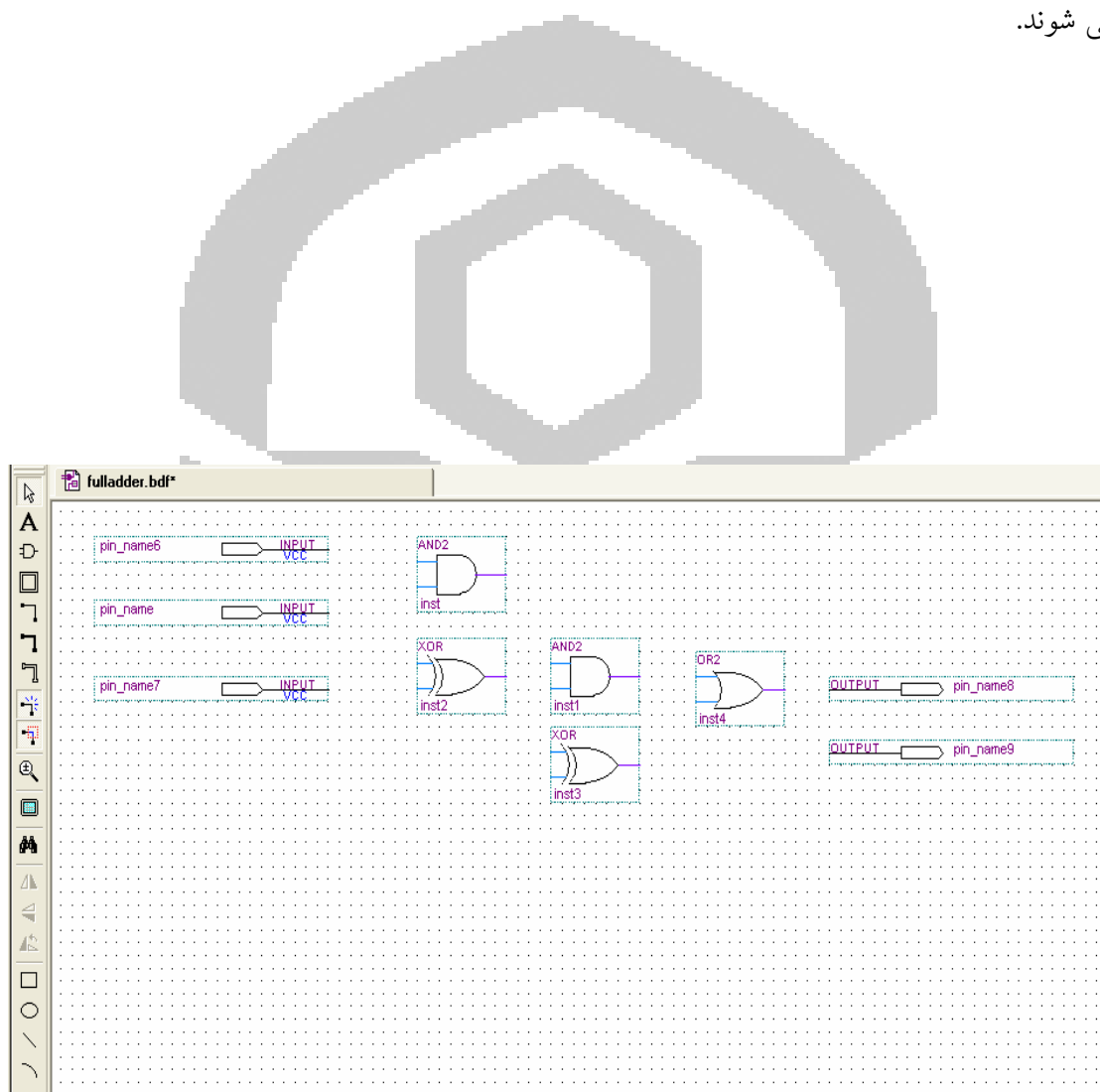
۱۱- در فضای خالی طرح کلیک راست کرده و از Insert ، گزینه Symbol را انتخاب کنید. نام گیت مورد نظر را تایپ کرده و OK را کلیک کنید (مثلا AND2 برای گیت AND دو ورودی). علاوه بر گیت ، بلوکهای از قبل طراحی شده نیز در کتابخانه این نرم افزار موجود است مانند IC های TTL و یا ادوات LMP(Library Parameterized Module) .



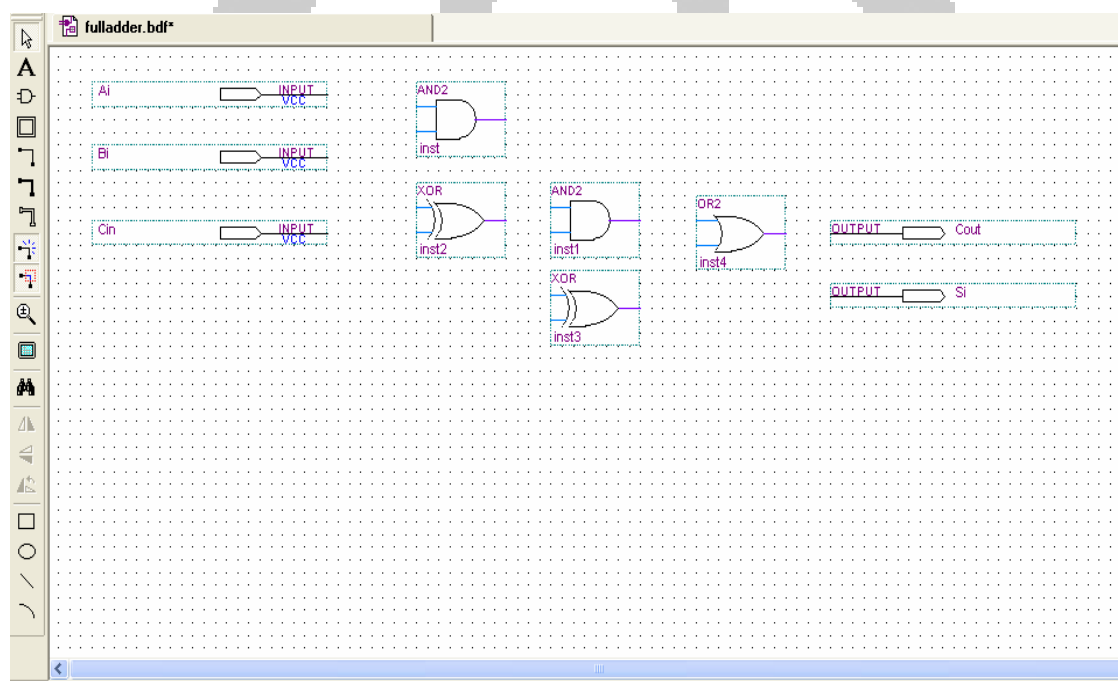
۱۲- گیت انتخاب شده را در محل مناسب قرار دهید و کلیک چپ کنید. مرحله ۱۱ را برای سایر گیتها نیز انجام دهید.



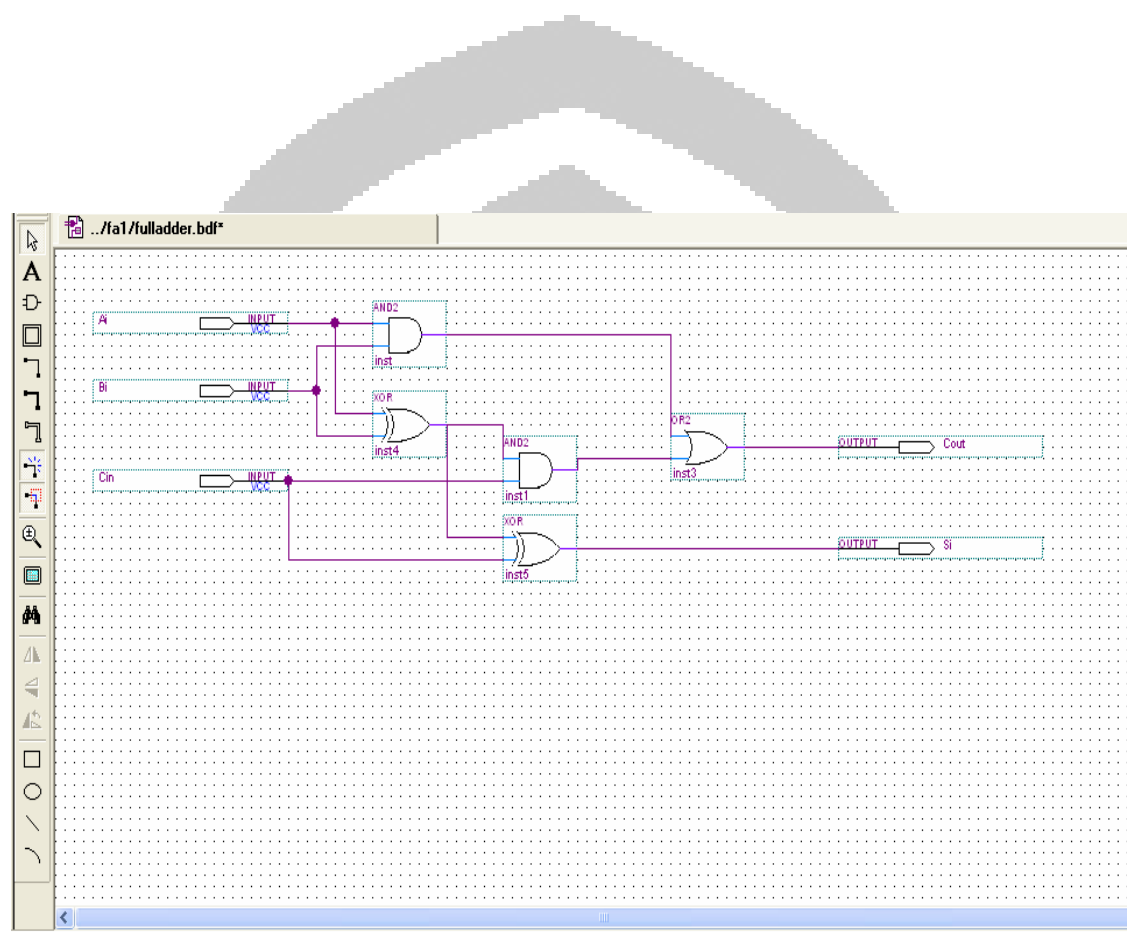
۱۳- برای دسترسی به ورودیها و خروجیهای مدار ، باید Pin هایی در ورودی و خروجی تعریف نمود. برای این منظور ، مرحله ۱۱ را با تایپ input و سپس با تایپ output تکرار کنید. Pin های input برای اعمال سیگنال به مدار ، و Pin های output برای مشاهده خروجی مدار استفاده می شوند.



۱۴- با دو بار کلیک روی Pin های ورودی و خروجی ، نام آنها را تایپ کنید . این کار را می توان برای گیتها نیز انجام داد.



۱۵- اکنون اتصال (connection) بین قطعات را بوجود می آوریم. برای این کار ، با حرکت دادن نشانگر موس در نزدیکی نقطه انتهایی هر نماد ، نشانگر بطور خودکار به علامت + تبدیل می شود . روی آن کلیک کنید و کلیک چپ را نگه دارید و موس را به سمت مقصد حرکت دهید. با رسیدن نشانگر + به مقصد و تبدیل شدن آن به یک مربع ، کلیک چپ را رها کنید.

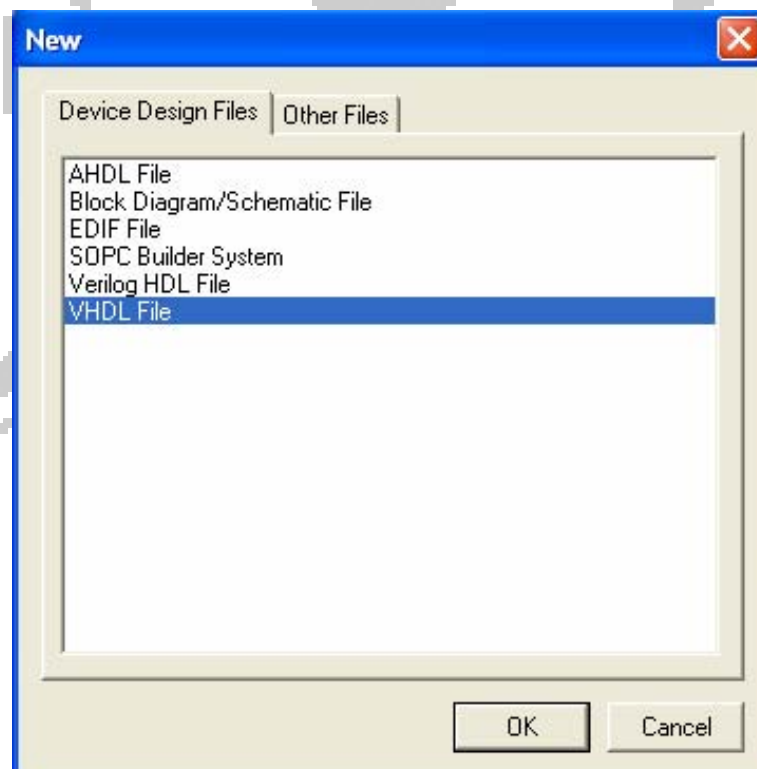


۱۶- پس از اتمام اتصالات ، فایل را Save کنید.

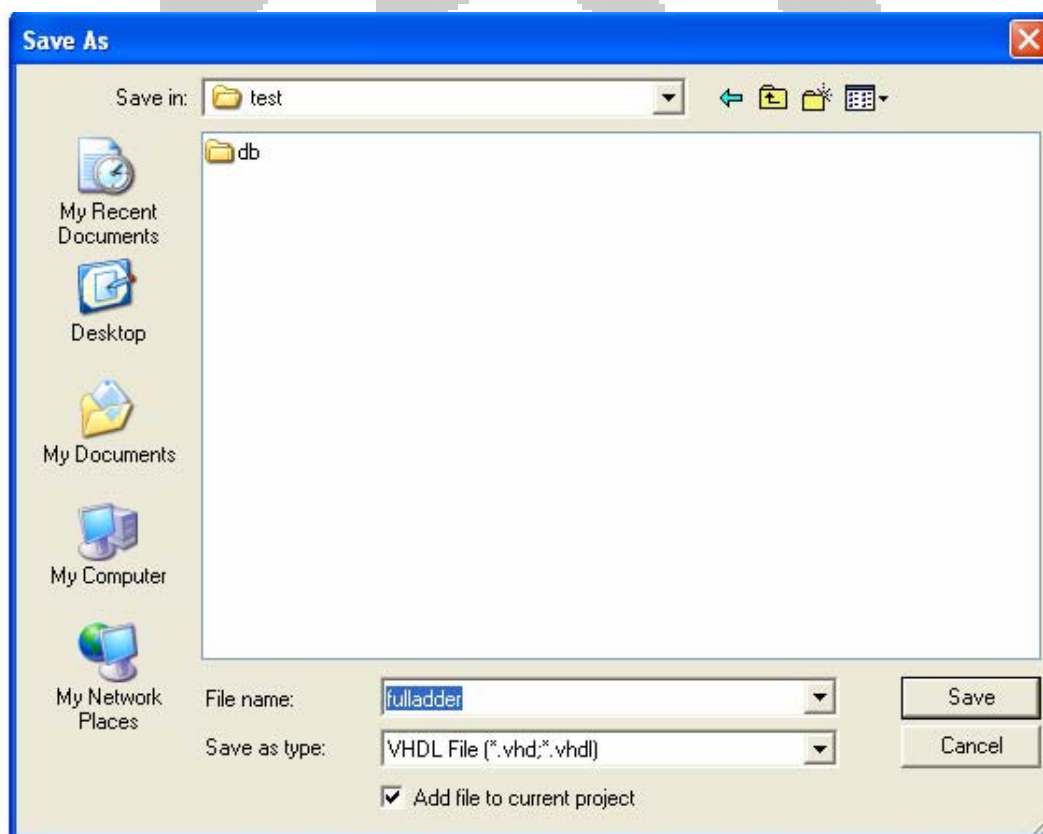
ب) ایجاد فایل VHDL(.vhd)

۱- مراحل ۱ تا ۸ از قسمت الف را تکرار کنید.

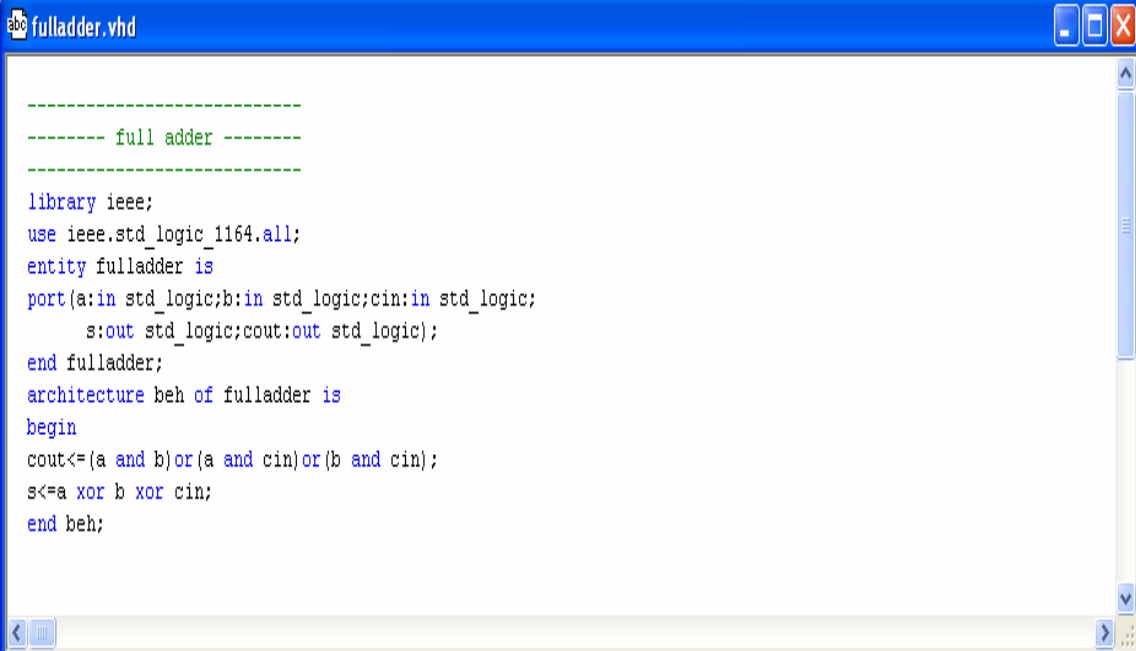
۲- اکنون گزینه New را از File اجرا کنید و از پنجره حاصله، گزینه VHDL File را انتخاب نمایید. با کلیک OK، یک فضای خالی جهت وارد نمودن کدهای VHDL بوجود می آید.



۳- قبل از ادامه کار ، با اجرای Save As از File ، نام فایل مورد نظر را تایپ کنید تا
فایلی با پسوند vhd ساخته شود. بصورت پیش فرض ، نام طرح وارد شده در مرحله ۳ قسمت
الف برای این فایل انتخاب می گردد.



۴- در فضای خالی ایجاد شده ، کد های VHDL را تایپ کنید و فایل را Save نمایید.

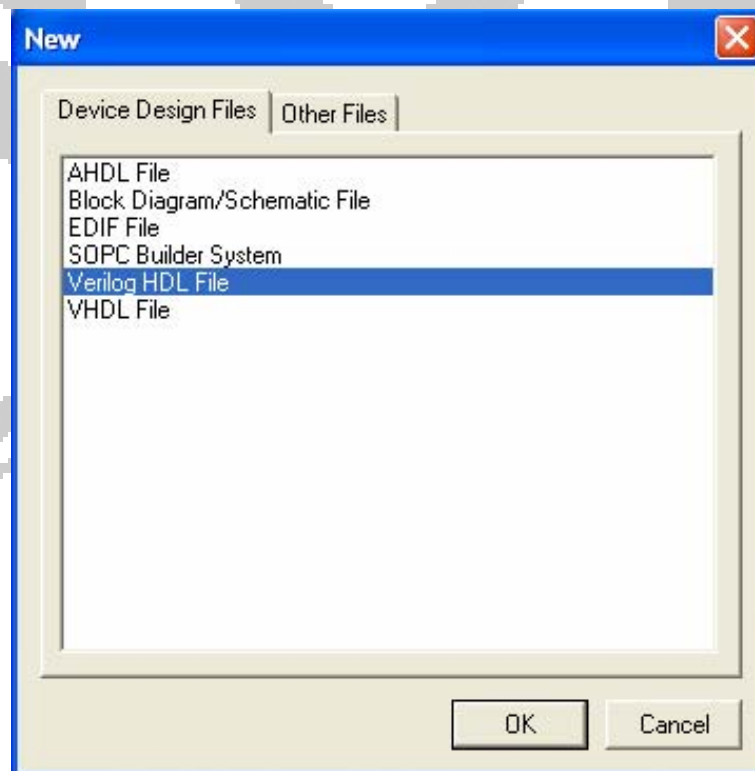


```
-----  
----- full adder -----  
-----  
library ieee;  
use ieee.std_logic_1164.all;  
entity fulladder is  
port(a:in std_logic;b:in std_logic;cin:in std_logic;  
      s:out std_logic;cout:out std_logic);  
end fulladder;  
architecture beh of fulladder is  
begin  
  cout<=(a and b)or(a and cin)or(b and cin);  
  s<=a xor b xor cin;  
end beh;
```

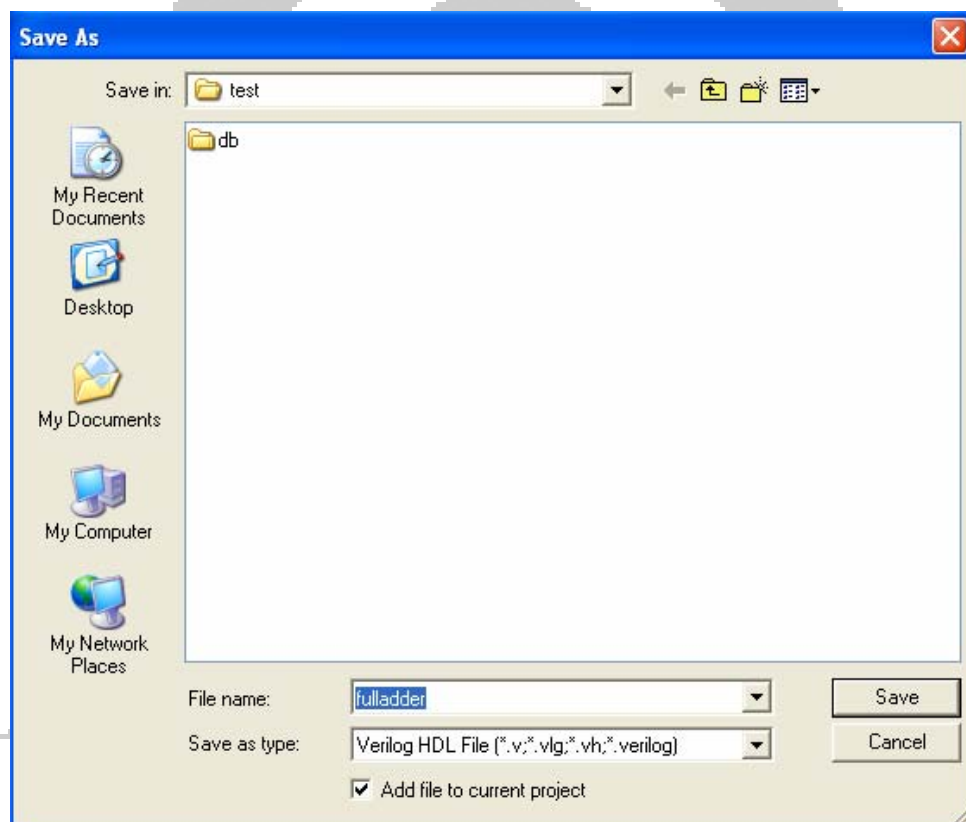
ج) ایجاد فایل Verilog(.v)

۱- مراحل ۱ تا ۸ از قسمت الف را تکرار کنید.

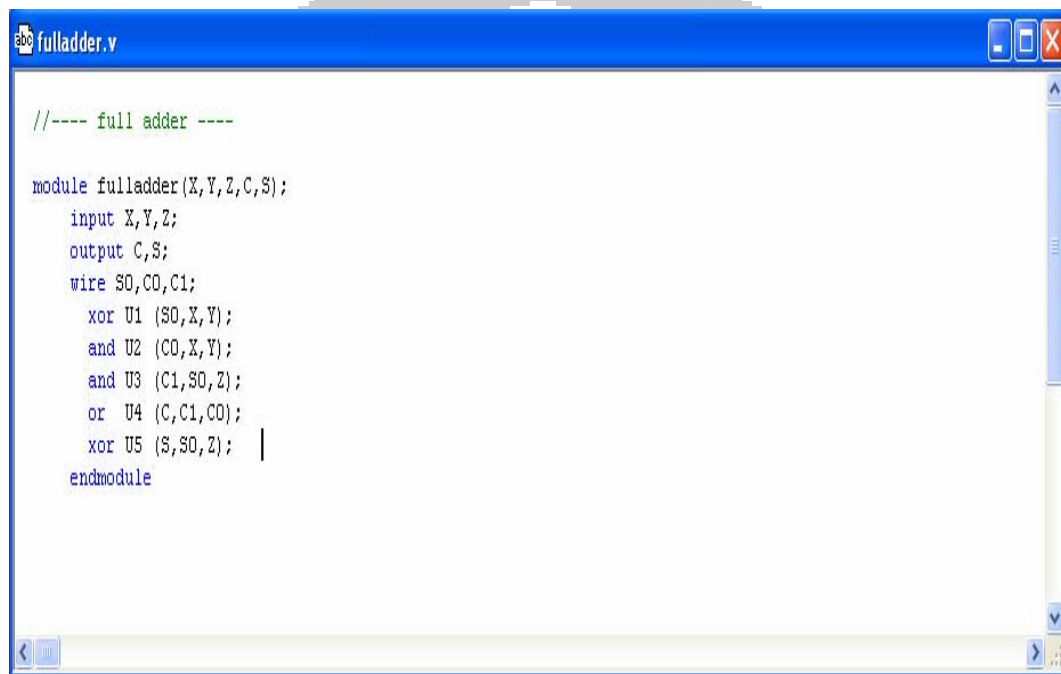
۲- اکنون گزینه New را از File اجرا کنید و از پنجره حاصله، گزینه Verilog HDL File را انتخاب نمایید. با کلیک OK، یک فضای خالی جهت وارد نمودن کدهای Verilog بوجود می آید.



۳- قبل از ادامه کار ، با اجرای **Save As** از **File** ، نام فایل مورد نظر را تایپ کنید تا
فایلی با پسوند **.v** ساخته شود. بصورت پیش فرض ، نام طرح وارد شده در مرحله ۳ قسمت
الف برای این فایل انتخاب می گردد.



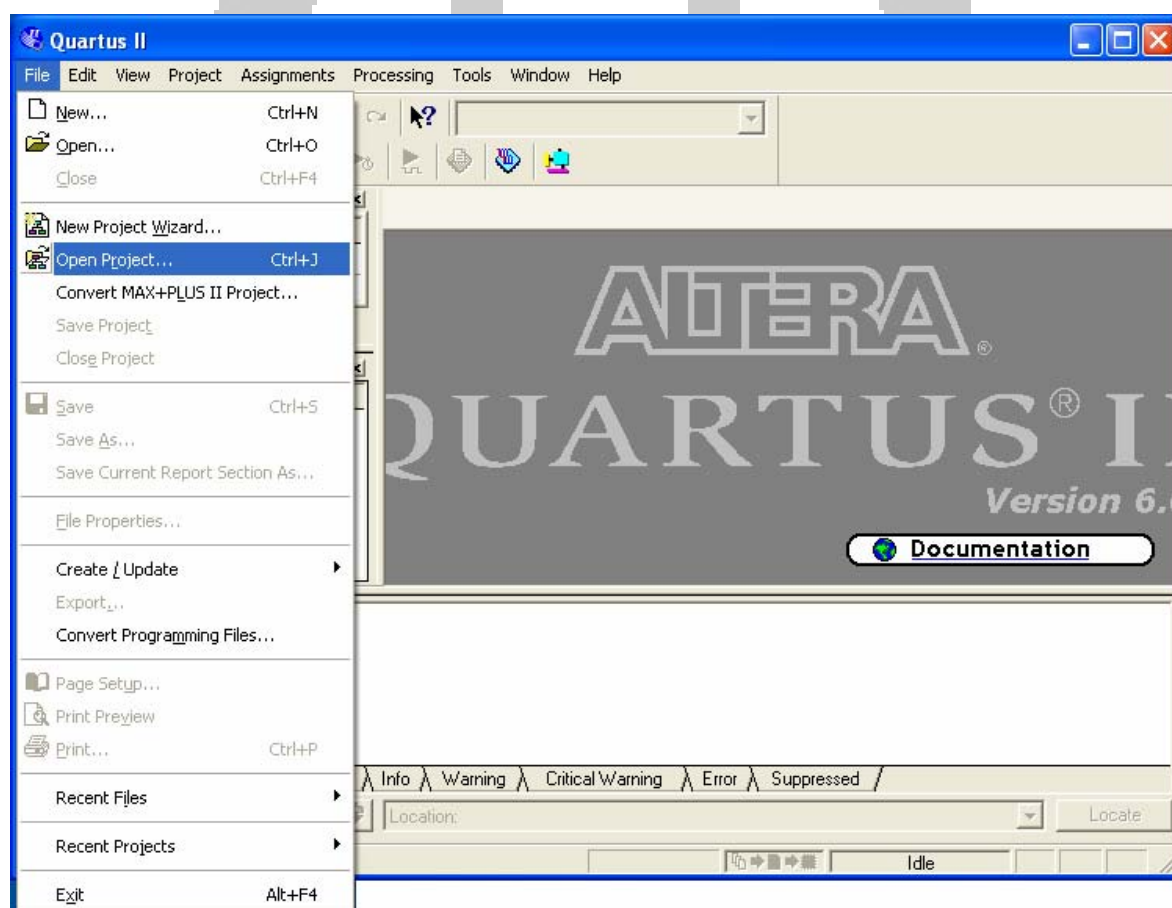
۴- در فضای خالی ایجاد شده ، کد های VHDL را تایپ کنید و فایل را Save نمایید.

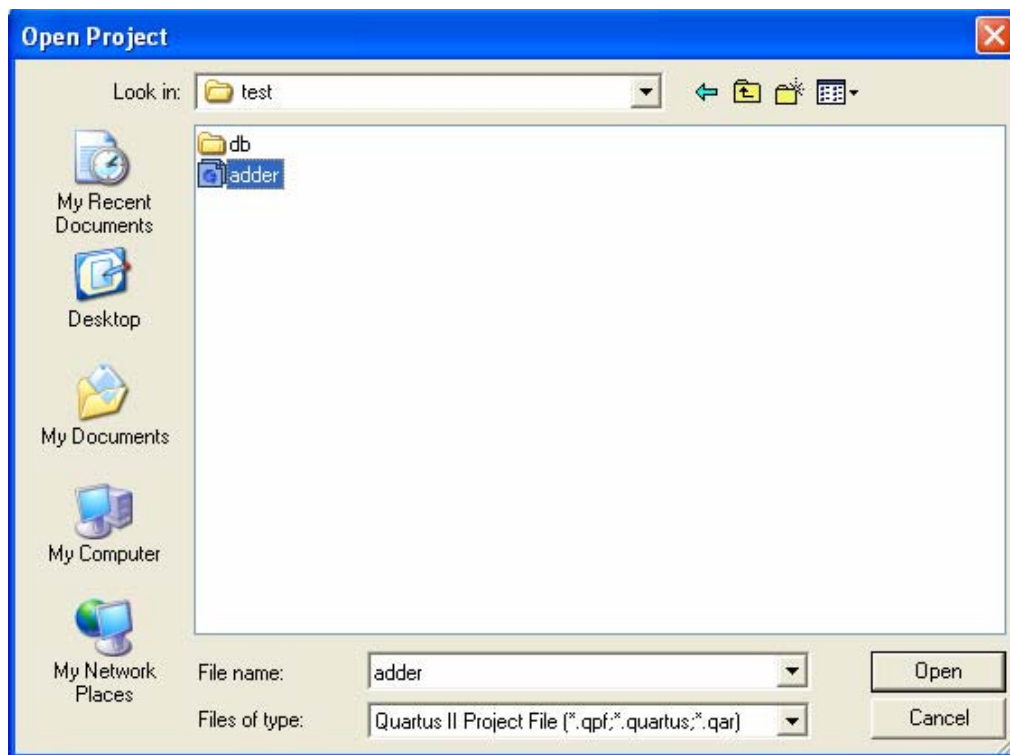


```
//--- full adder ---  
  
module fulladder(X,Y,Z,C,S);  
    input X,Y,Z;  
    output C,S;  
    wire SO,CO,C1;  
    xor U1 (SO,X,Y);  
    and U2 (CO,X,Y);  
    and U3 (C1,SO,Z);  
    or  U4 (C,C1,CO);  
    xor U5 (S,SO,Z);  
endmodule
```

(د) باز کردن فایل‌های طراحی

اگر بخواهیم از فایل‌های ایجاد شده قبلی استفاده کنیم، پس از اجرای نرم افزار QuartusII گزینه Open Project را انتخاب می‌کنیم. سپس در آدرس مربوطه، روی فایل مورد نظر دو بار کلیک می‌نماییم. اگر فایل انتخاب شده از نوع Quartus II Project File باشد، تمامی فایل‌های پروژه شامل .bdf، .vhd، .v، ویا .vwf (فایل شکل موج برداری) باز می‌گردد.

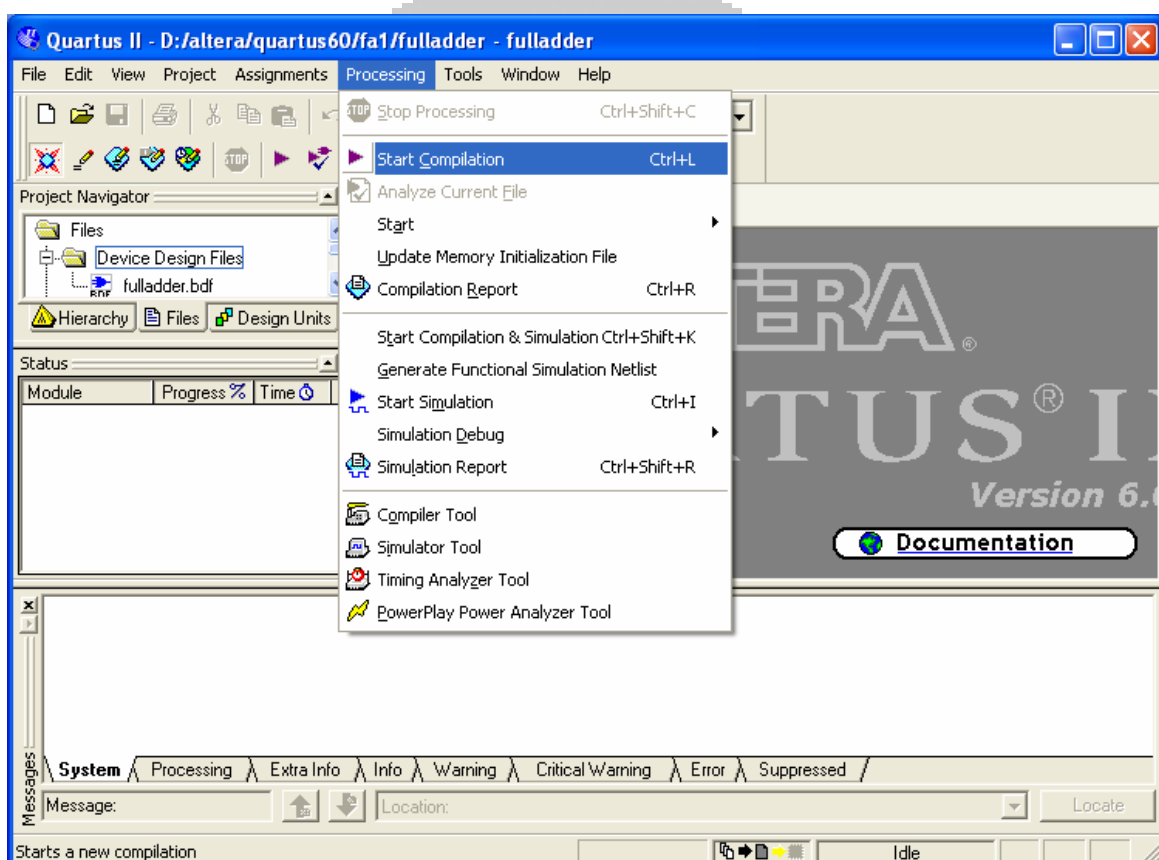




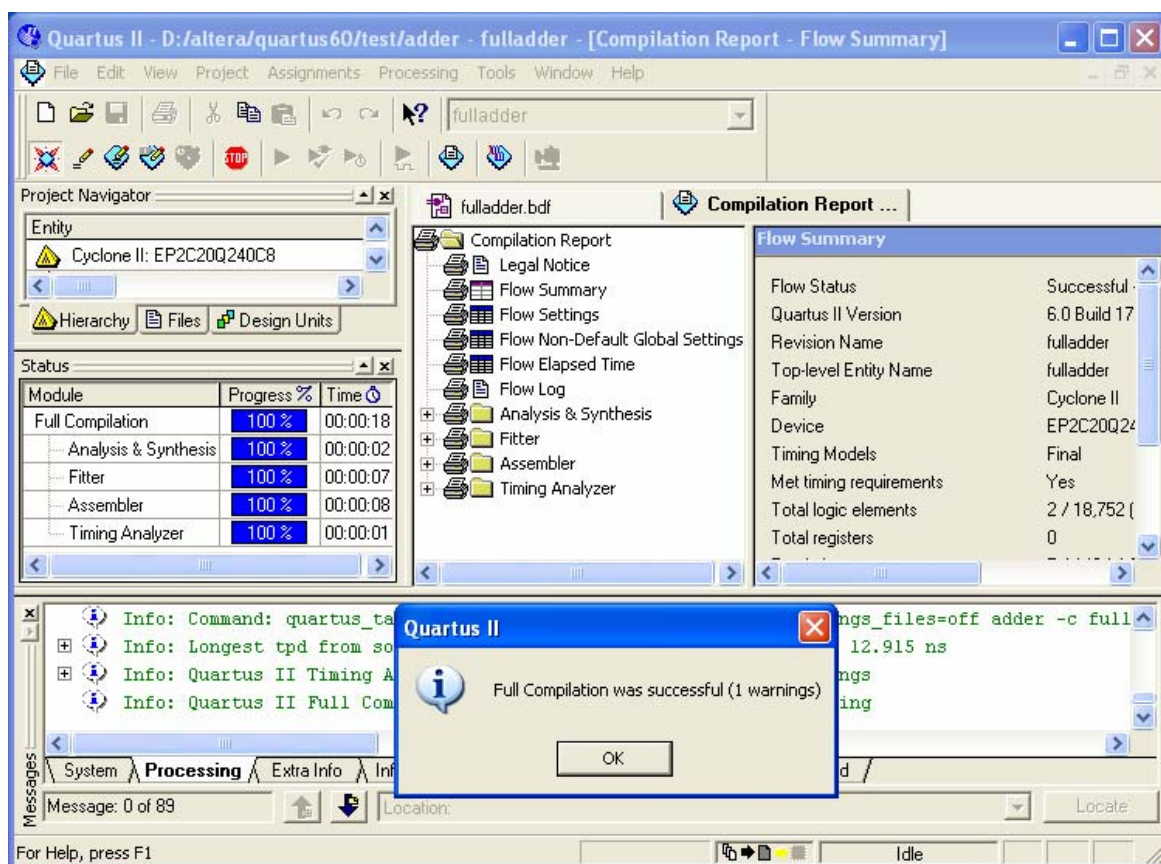
پس از وارد کردن طرح بصورت شماتیک یا زبان توصیف کننده سخت افزاری و یا باز کردن پروژه های قبلی ، به دومین بخش یعنی کمپایل کردن می پردازیم.

بخش دوم کمپایل کردن (Compilation)

برای آنالیز و سنتز مدار وارد شده در بخش اول ، عملیات کمپایل کردن را از طریق اجرای Processing و انتخاب گزینه Start Compilation انجام دهید.

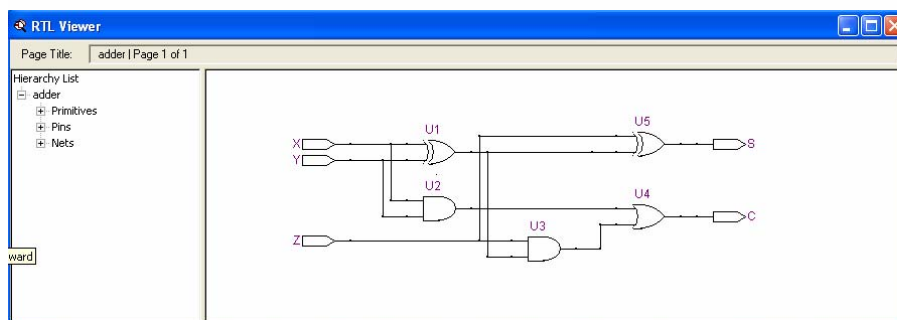
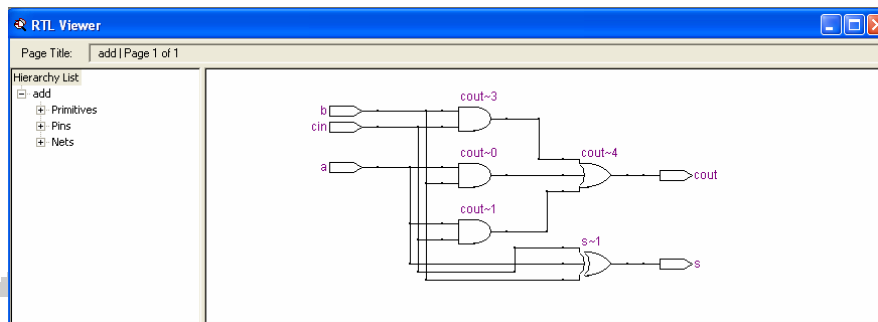
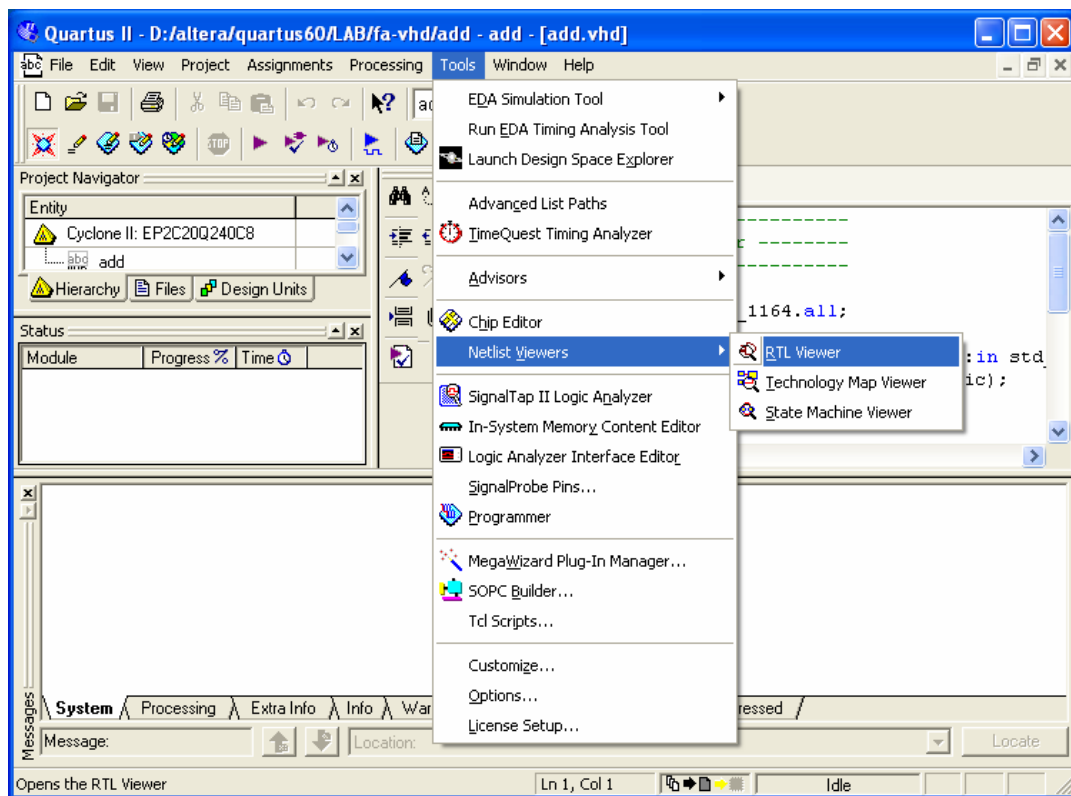


در صورت وجود اشکال در تولید فایل طراحی ، پیغام خطا شامل تعداد خطاها و تعداد هشدارها ظاهر می شود و محل و نوع خطا در پنجره Message نمایان می گردد تا بتوان اشکال مدار را بر طرف کرد. در صورت عدم خطا ، پنجره ای با مضمون موفقیت در کمپایل کردن ایجاد می شود که با کلیک کردن OK آن ، می توان به مراحل بعد پرداخت.



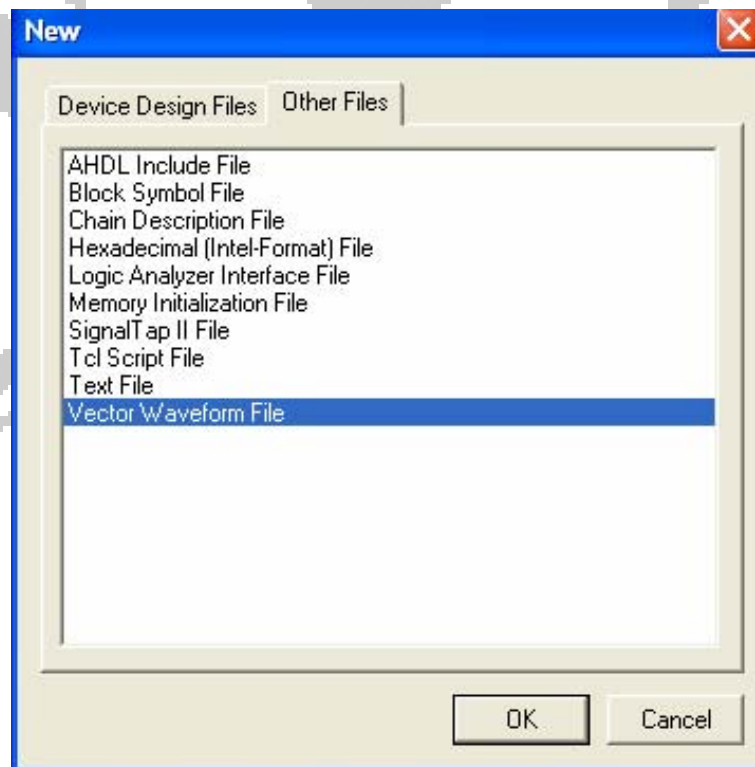
خلاصه ای از نتایج کمپایل کردن در گزارش کمپایل کردن (Compilation Report) درج می گردد. از جمله این نتایج، تاخیر مدار پیاده شده با IC مورد نظر است که در قسمت tpd درون Folder تحلیل کننده زمانی (Timing Aynalyzer) دیده می شود.

در صورتیکه از HDL (فایلهای vhd یا .v) برای ورود طرح استفاده شده باشد، می توان شماتیک طرح را در این مرحله مشاهده نمود. برای این کار، از قسمت Tools گزینه Netlist Viewers را انتخاب کنید و سپس RTL Viewer را اجرا نمایید.

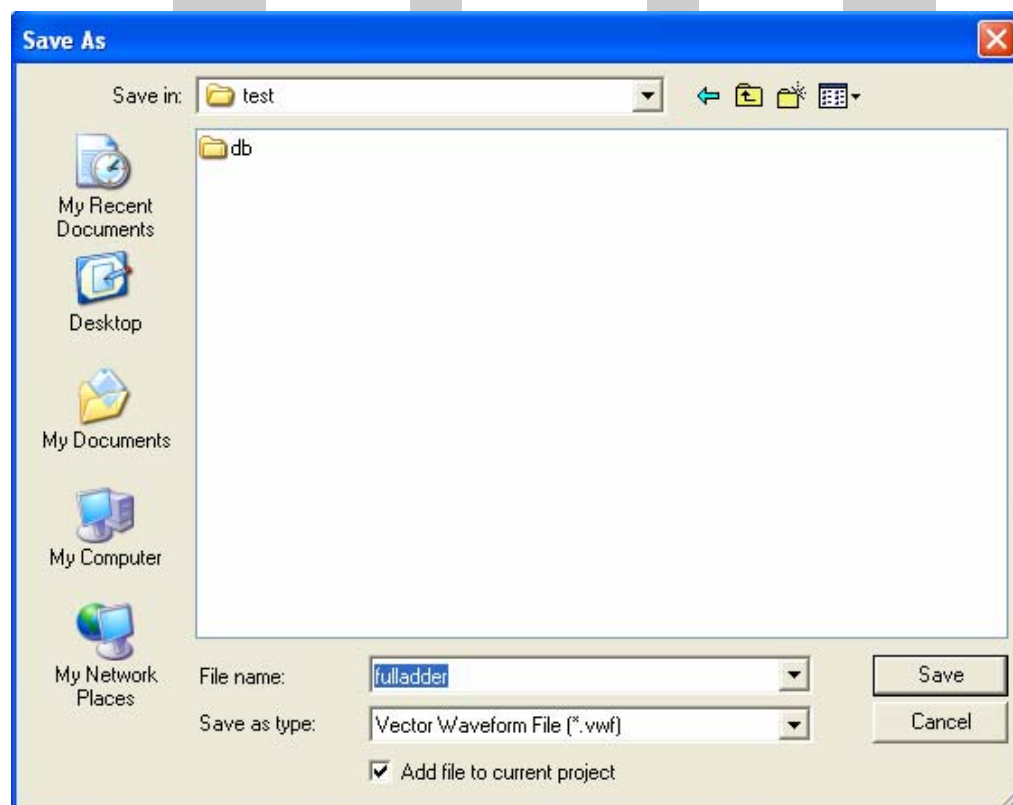


بخش سوم شبیه سازی (Simulation)

۱- پیش از شروع شبیه سازی باید فایل شکل موج برداری (Vector Waveform File) ساخته شود. در این فایل ، شکل موجهای لازم برای تحریک ورودیهای مدار تولید می شود و شکل موجهای خروجی حاصله از شبیه سازی نمایش داده می شود. برای ایجاد این فایل ، گزینه New از قسمت File را انتخاب کنید و از قسمت Other Files گزینه Vector Waveform File را اجرا و OK را کلیک نمایید.



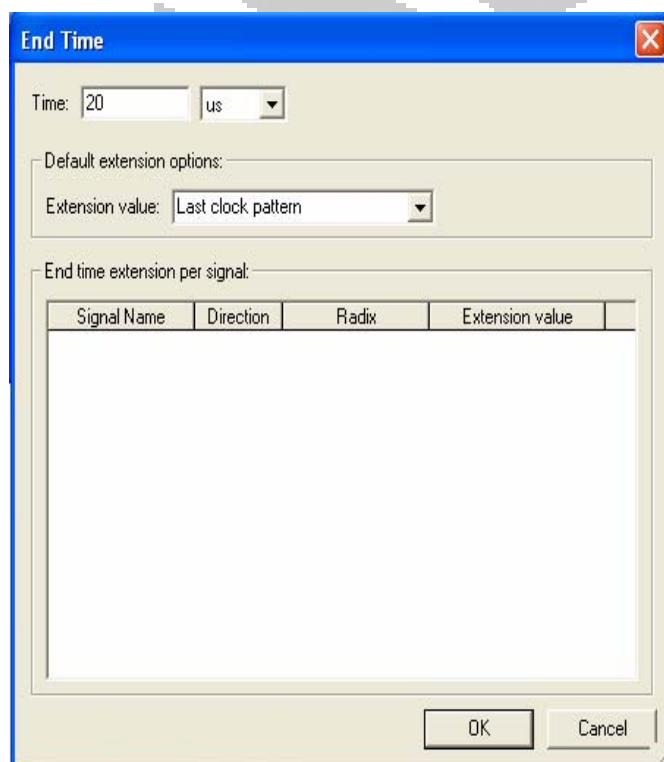
۲- قبل از ادامه کار ، با اجرای Save As از File ، نام فایل مورد نظر را تایپ کنید تا
فایلی با پسوند .vwf ساخته شود. بصورت پیش فرض ، نام طرح وارد شده در مرحله ۳ قسمت
الف برای این فایل انتخاب می گردد.



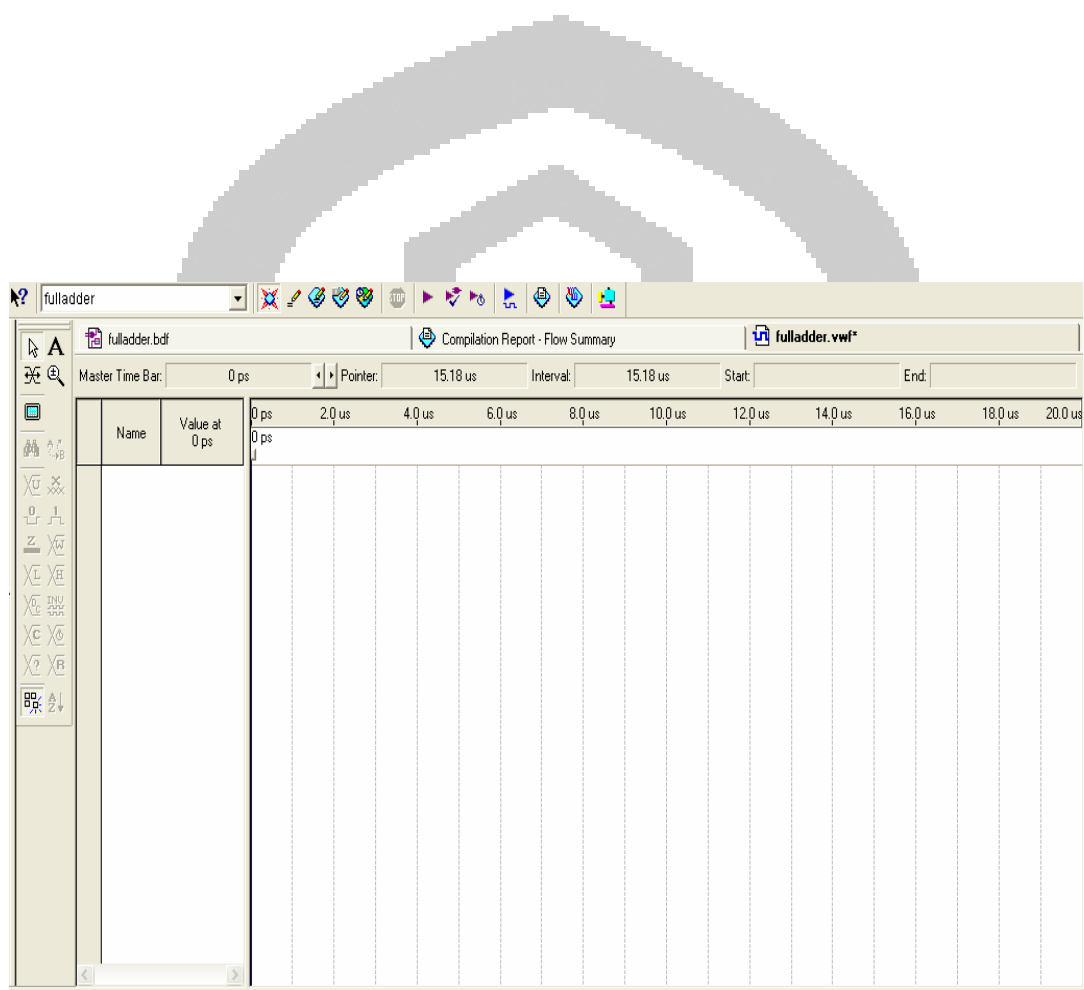
۳- زمان انتهایی (End Time) و فاصله های مدرج (Grid Size) روی شکل موجها را مشخص کنید. برای این منظور ، از قسمت Edit استفاده کنید.مثلا برای زمان انتهایی ۲۰ میکروثانیه و فاصله مدرج ۱ میکروثانیه ، مراحل زیر را دنبال کنید :

Edit > End Time > 20 > μ s > OK

Edit > Grid Size > Period > 1 > μ s > OK

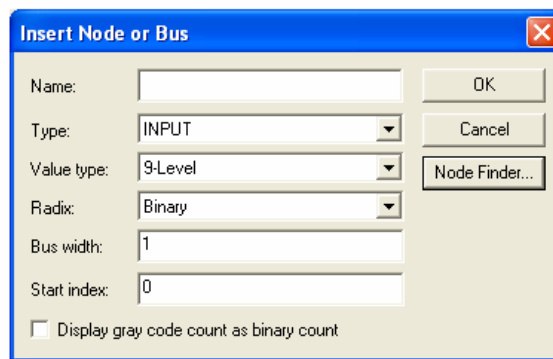
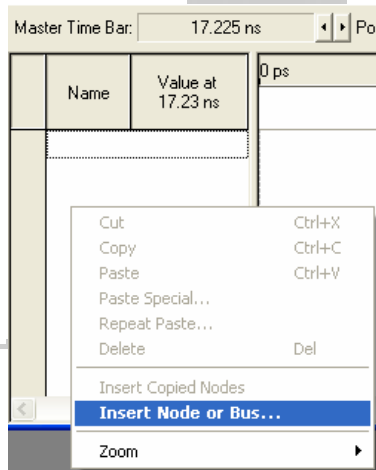


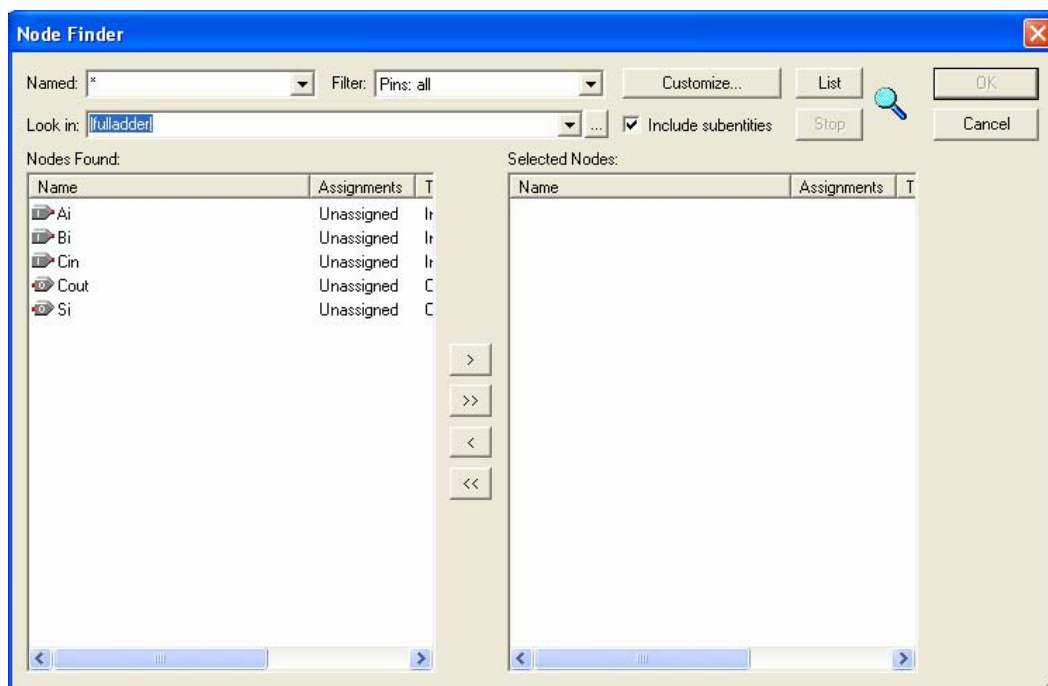
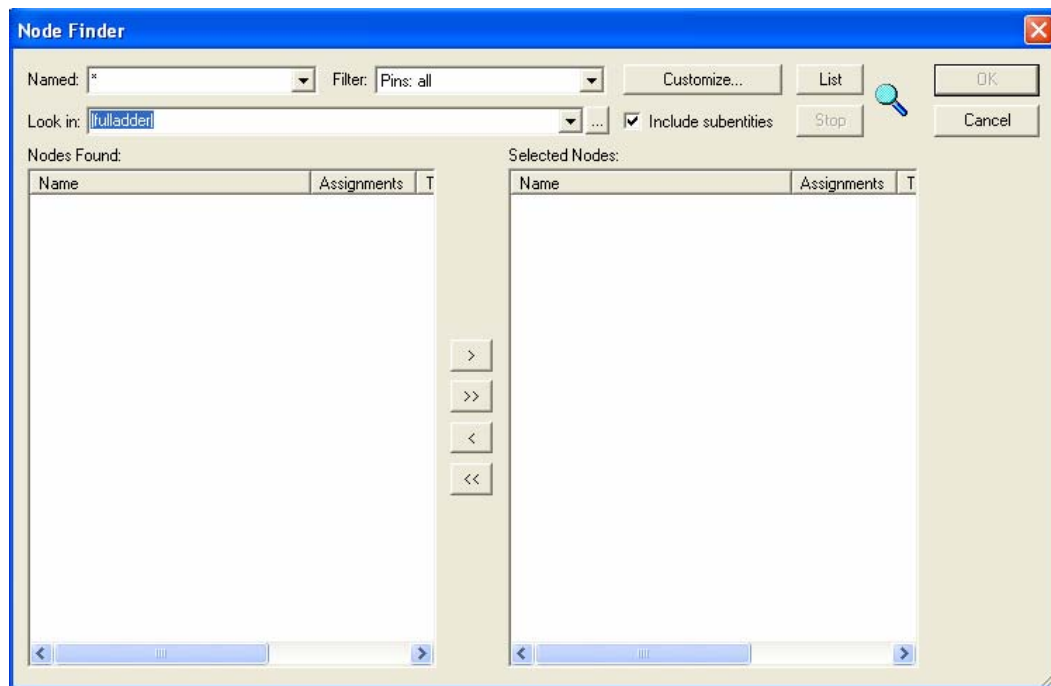
۴- برای دیدن کل فاصله زمانی صفر تا زمان انتهایی، گزینه Fit in Window را از قسمت View را اجرا کنید.

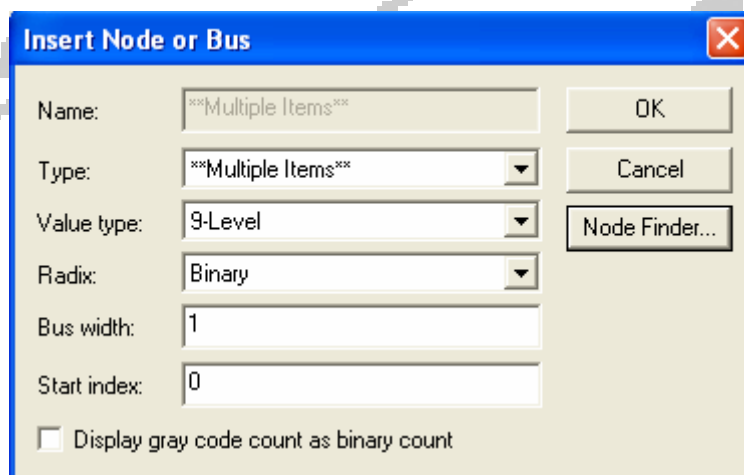
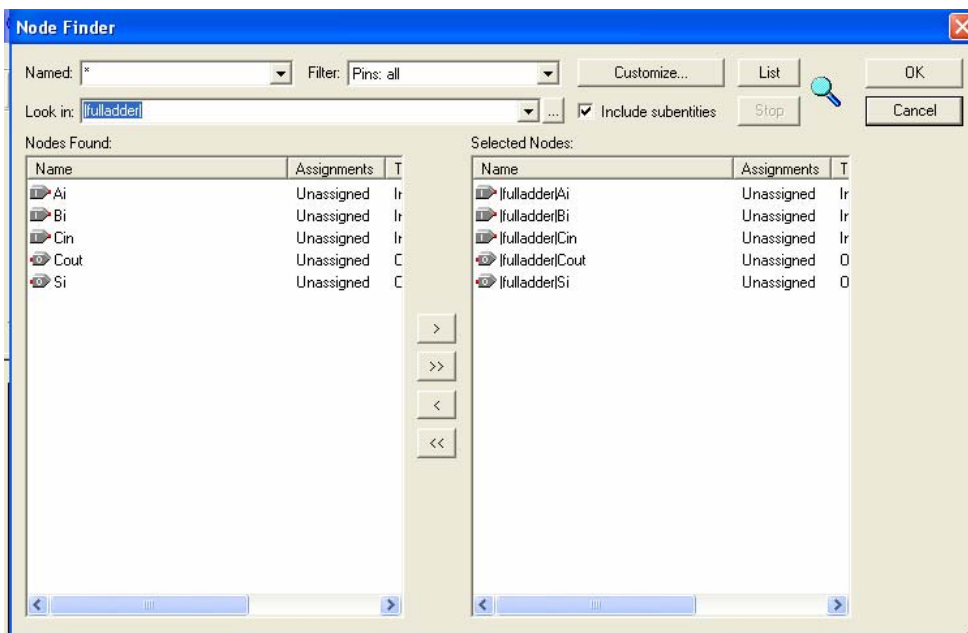


۵- در این مرحله ، ورودیها و خروجیهای مورد نمایش را اضافه می کنیم. این کار را با دو روش می توان انجام داد.

روش اول: در پنجره زیر Name Value در سمت چپ فایل vwf کلیک راست کنید و گزینه Insert Node or Bus... را انتخاب نموده و روی Node Finder... کلیک کنید. در پنجره باز شده ، گزینه List را اجرا کنید. با این کار ، فهرستی از تمامی پایه ها در پنجره سمت چپ ظاهر می شود. حال با دو بار کلیک روی هر پایه ورودی یا خروجی ، آن پایه به پنجره سمت راست منتقل می گردد. همین کار را می توان با یکبار کلیک روی هر پایه ورودی یا خروجی و انتخاب گزینه > نیز انجام داد. با انتخاب >> می توانید تمام پایه ها را به پنجره سمت راست انتقال دهید. اکنون گزینه OK را کلیک کنید و در پنجره باز شده نیز مجدداً OK را کلیک نمایید.



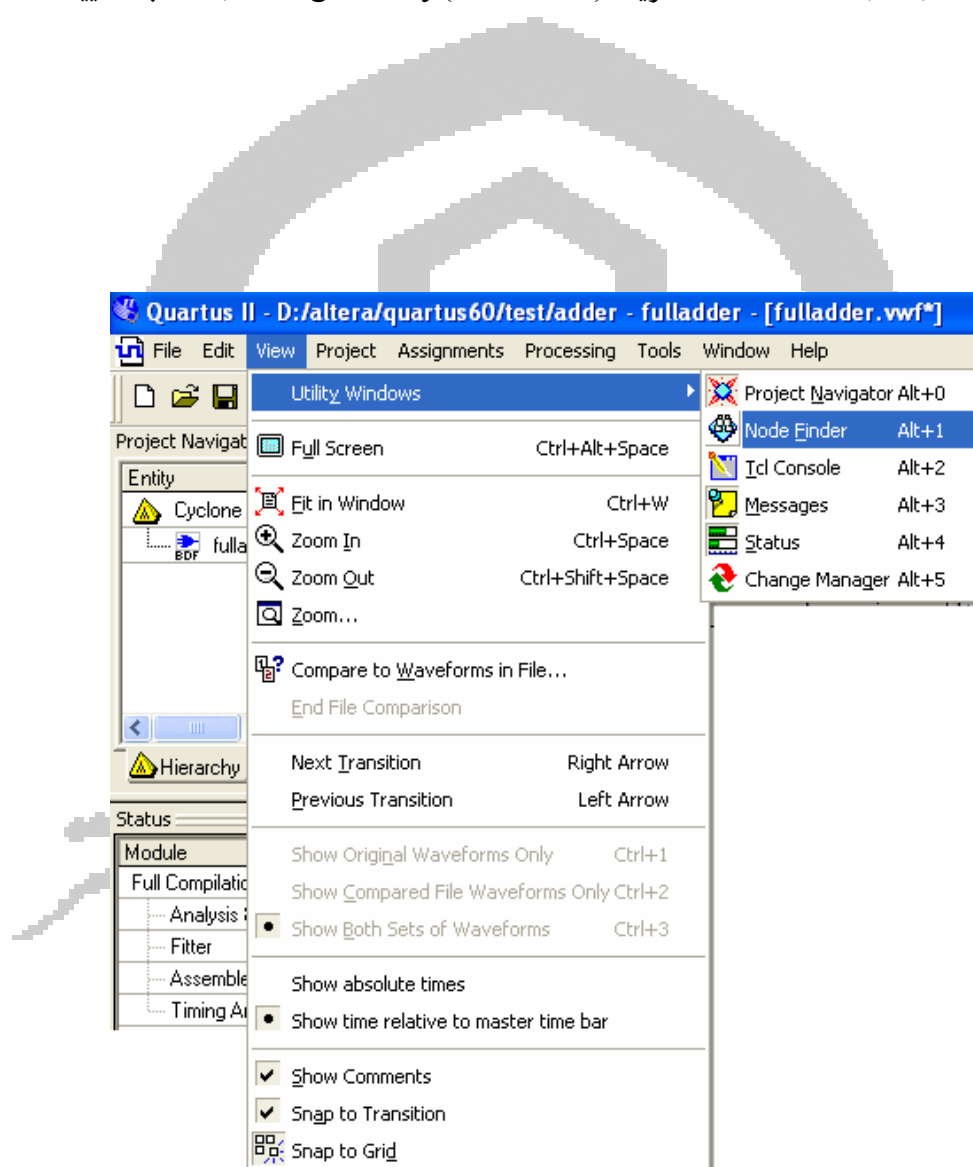


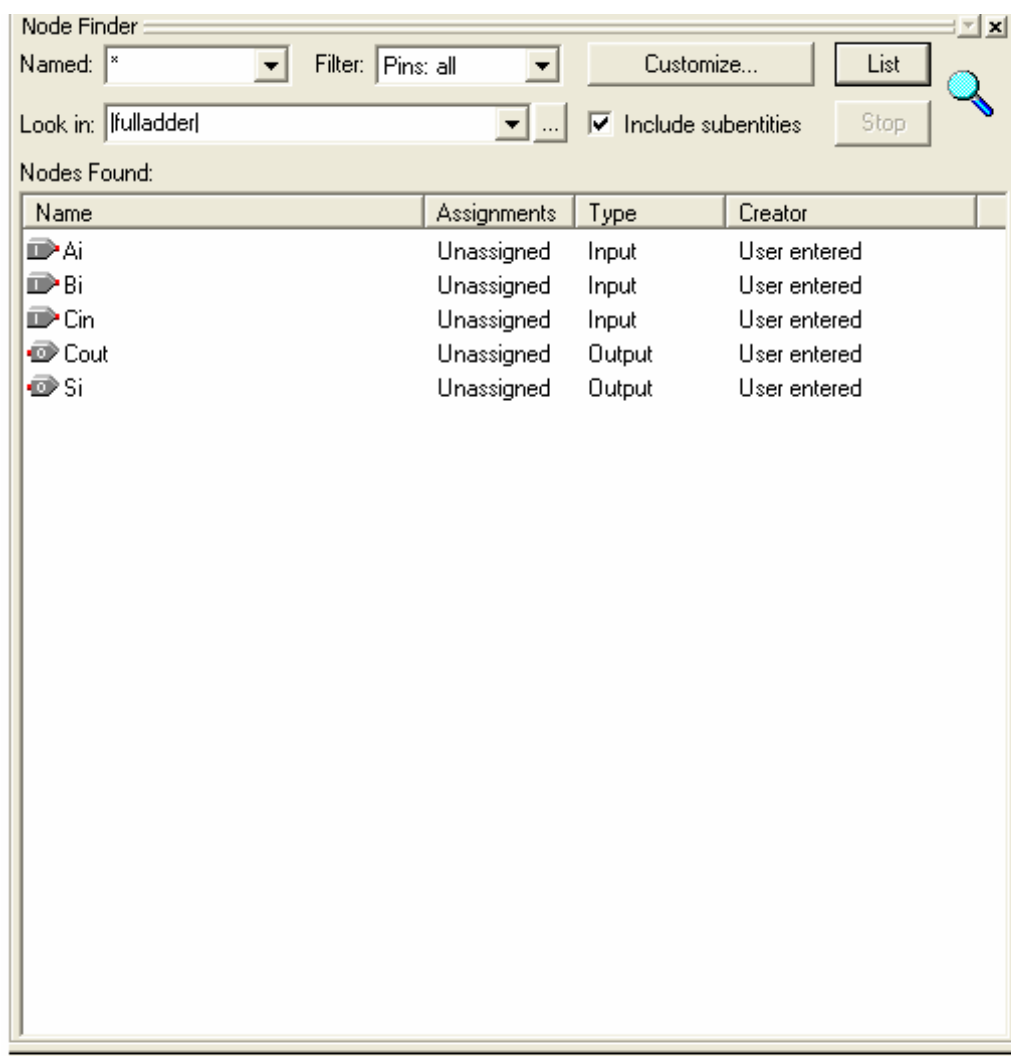


روش دوم: پنجره Node Finder را بصورت زیرباز کنید :

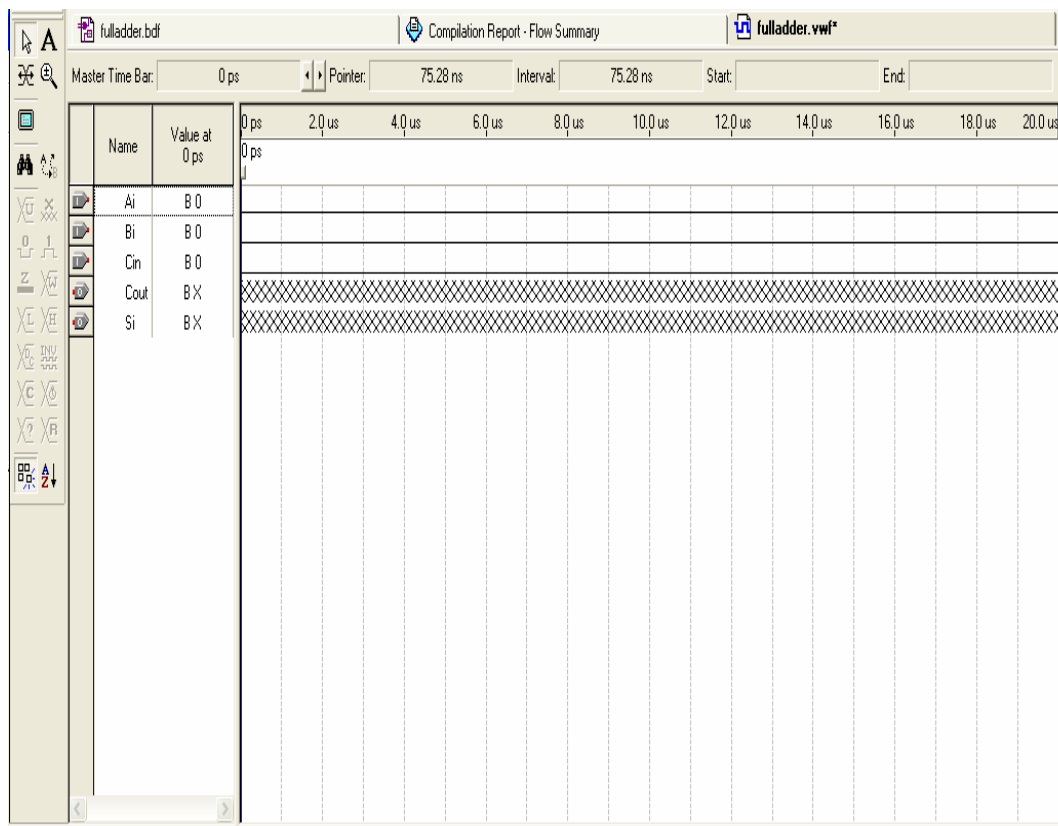
View > Utility Windows > Node Finder

با آمدن پنجره Node Finder ، در قسمت Filter گزینه Pins:all را انتخاب کنید و روی List کلیک کنید تا فهرست تمام پایه ها ظاهر شود. در صورت نیاز به رسم شکل موجهای گره های میانی مدار ، در قسمت Filter گزینه Design Entry(all names) را انتخاب نمایید.

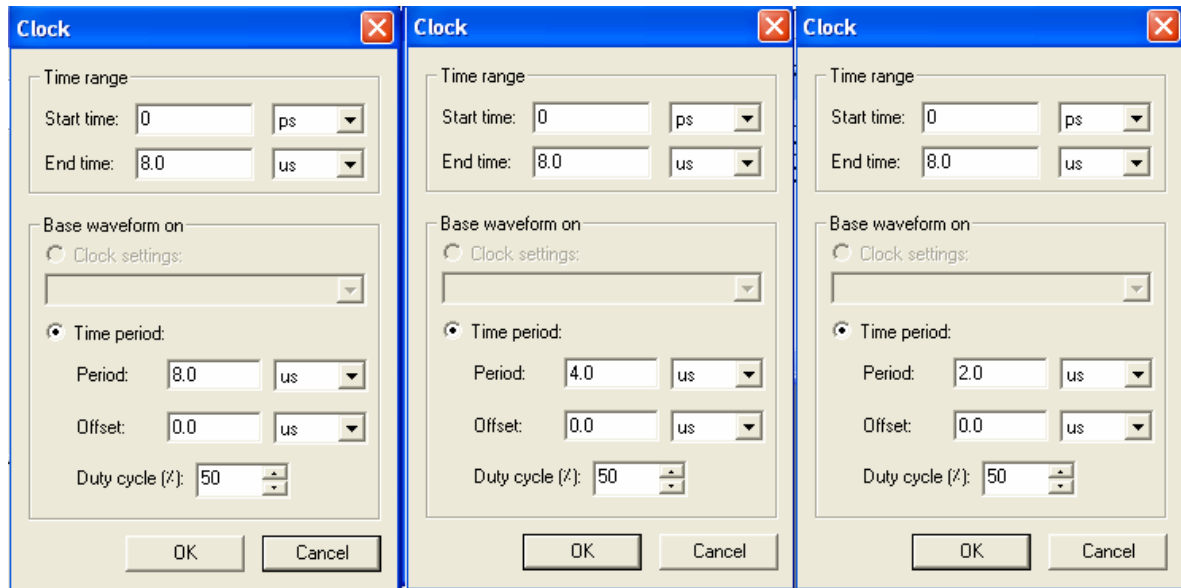




حال توسط موس ، ورودیها و خروجیها را از پنجره Node Finder به پنجره فایل vwf ،
 drag کنید. می توانید ورودیها و خروجیها را جداگانه ، و یا با همدیگر به فایل شکل موج
 برداری منتقل کنید.



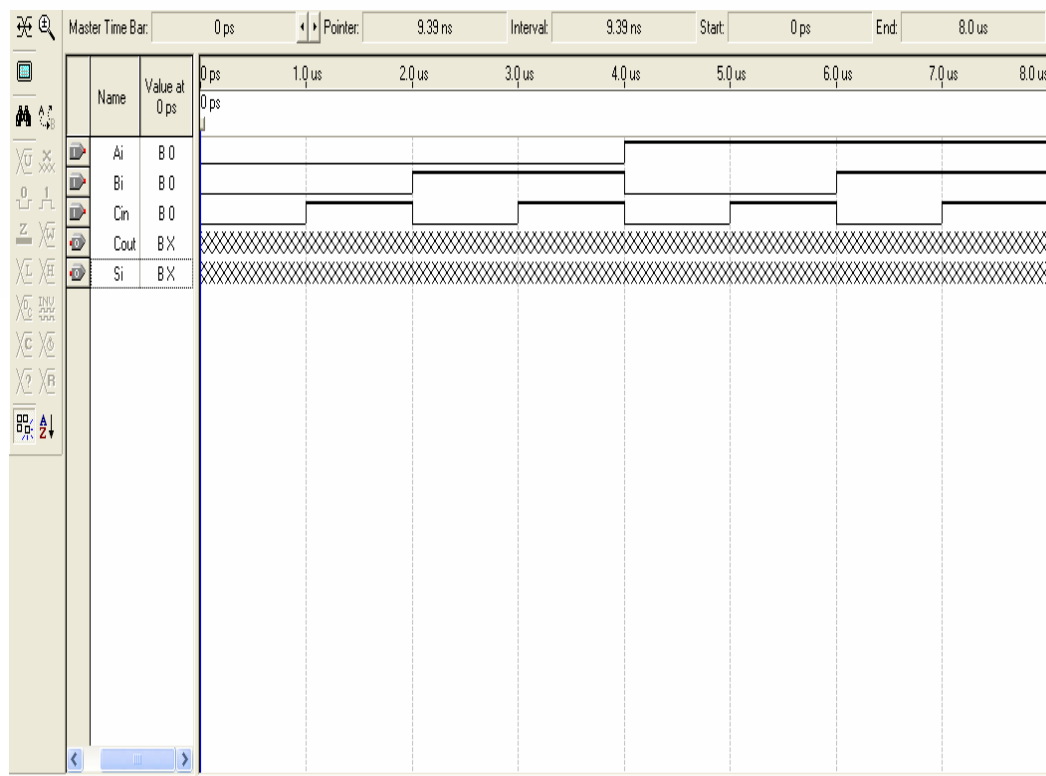
۶- با کلیک روی هر ورودی دلخواه ، می توانید شکل موج آن را ایجاد نمایید. پس از کلیک روی ورودی ، از طریق **Edit** و سپس **Value** می توانید مقادیر ۰ یا ۱ یا بی تفاوت یا ... را به ورودی اعمال کنید. یکی از قابلیت‌های موجود در **Edit > Value** گزینه **clock** است که توسط آن ، شکل موج دیجیتال متناوبی به ورودی متصل می گردد. مقادیر دوره تناوب و دیوتی سیکل این شکل موج ، قابل تنظیم است. مثلاً برای داشتن تمامی حالت‌های ممکن ۳ ورودی در فاصله زمانی ۰ تا ۸ میکرو ثانیه ، دوره تناوب آنها را به ترتیب ۸ میکرو ثانیه ، ۴ میکرو ثانیه ، و ۲ میکرو ثانیه انتخاب می کنیم.



Ai

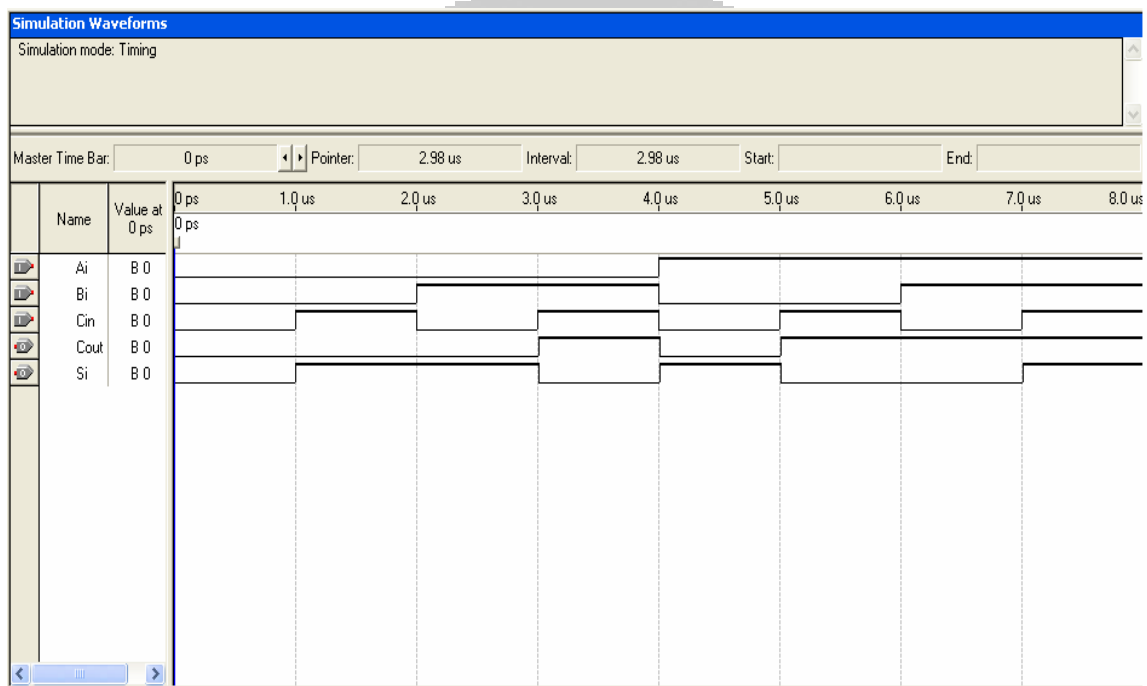
Bi

Cin



۷- پس از تعریف شکل موجهای ورودی ، فایل را Save کنید.

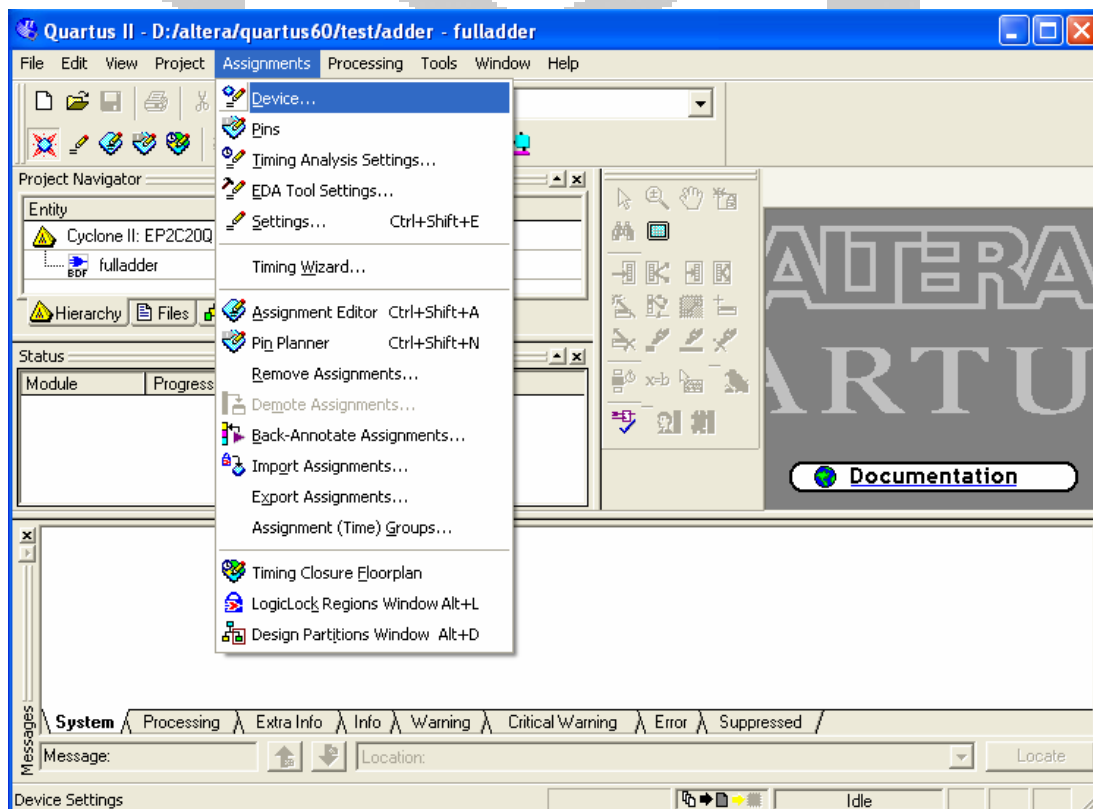
۸ - اکنون از قسمت Processing ، گزینه Start Simulation را اجرا کنید. پس از پیغام اتمام شبیه سازی با موفقیت ، OK را کلیک کنید. برای دیدن بهتر تمام شکل موجها ، گزینه Fit in Window را از قسمت View اجرا نمایید.

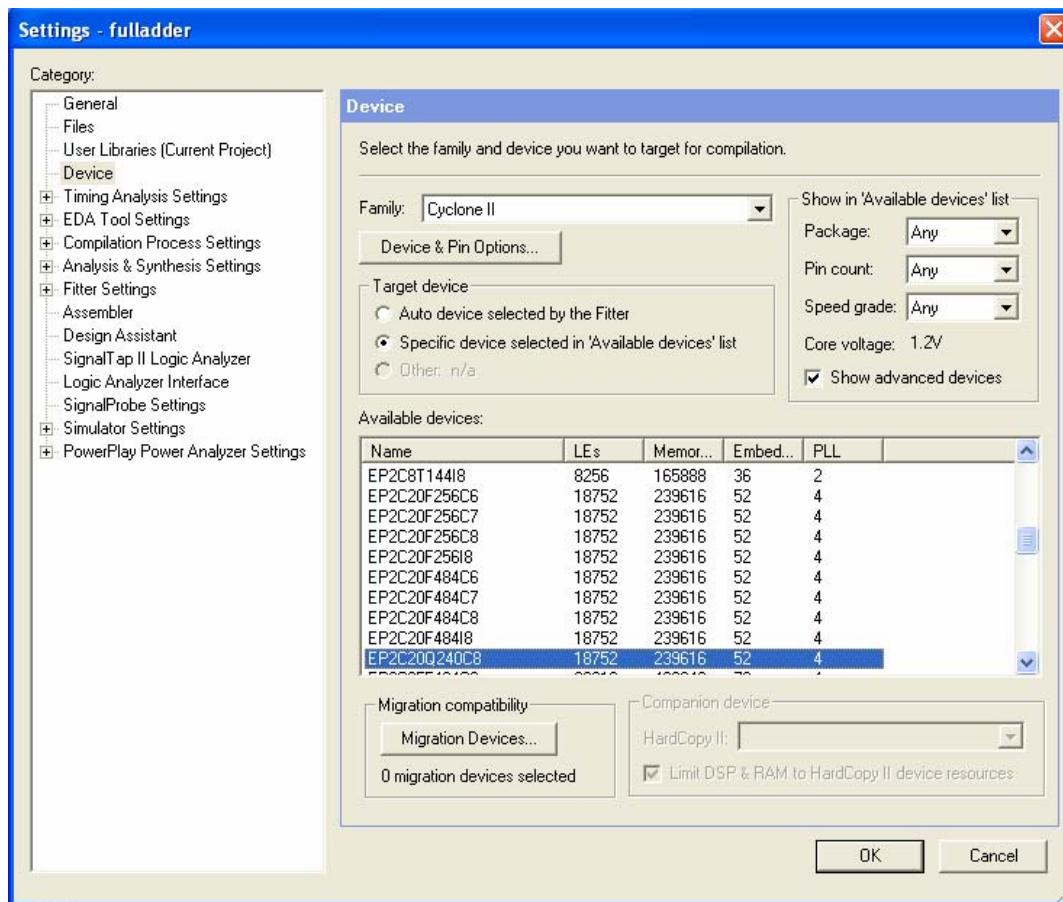


بخش چهارم برنامه ریزی (Programming)

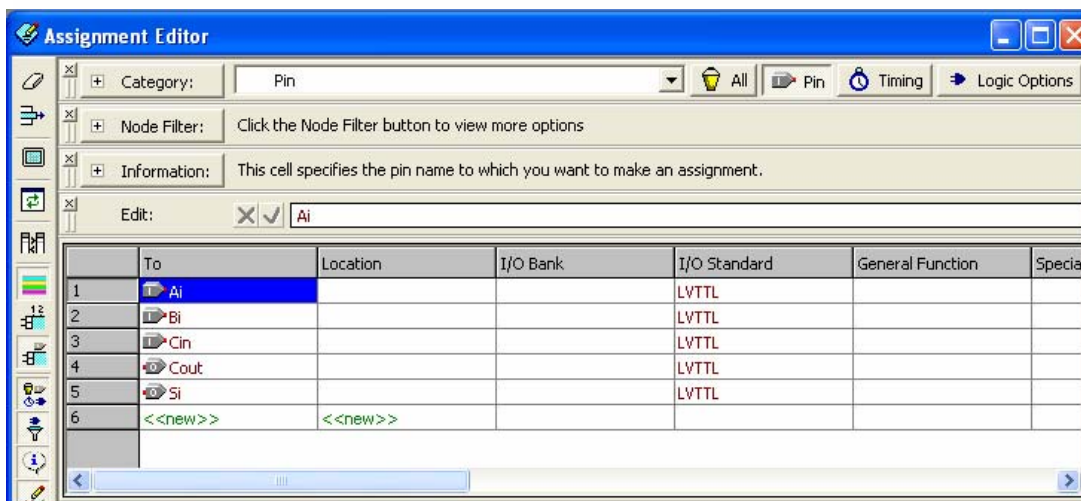
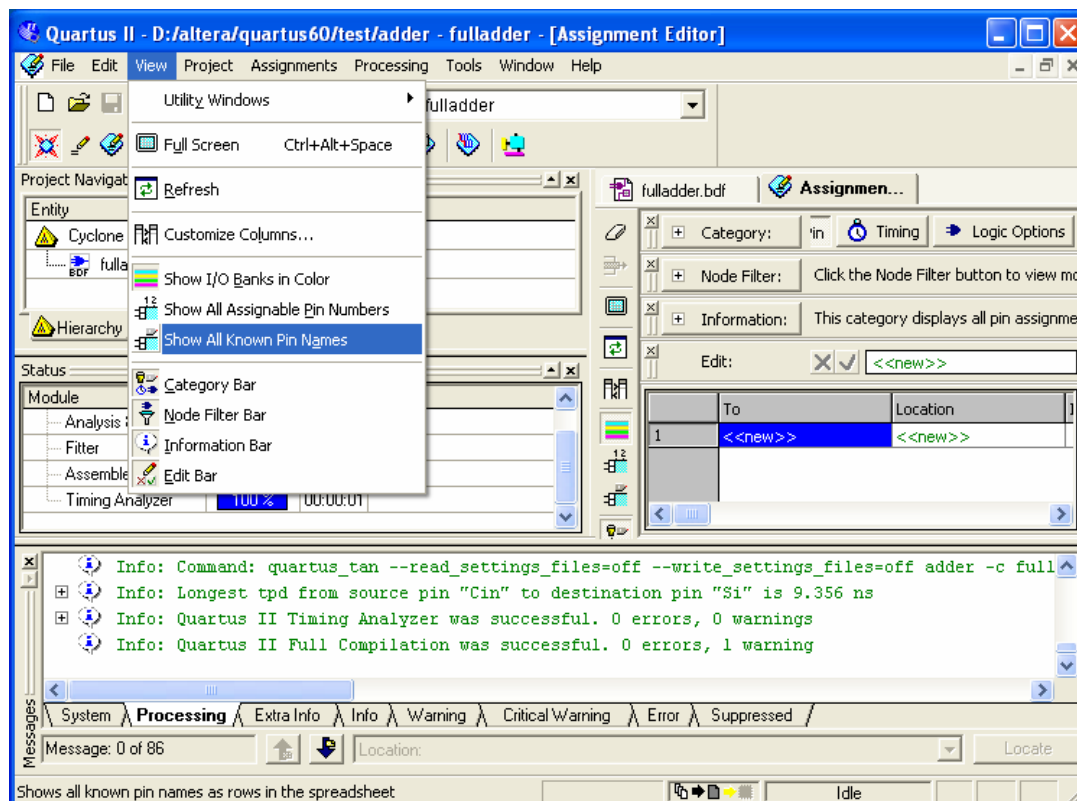
پس از وارد کردن طرح، کمپایل کردن، و شبیه سازی اکنون مرحله آخر یعنی برنامه ریزی را انجام می دهیم.

۱- برای برنامه ریزی، باید در مرحله ۶ از بند الف بخش اول (صفحه ۱۰) نوع قطعه و شماره تراشه مورد نظر را انتخاب کرده باشید. در صورتیکه این کار انجام نشده باشد، گزینه Device را از قسمت Assignment اجرا کنید. در پنجره روبروی Family، خانواده IC قابل برنامه ریزی را انتخاب کنید (مثلا CycloneII). سپس با کلیک در دایره کنار Specific device، شماره تراشه را در لیست موجود در پنجره انتخاب نمایید (مثلا EP2C20Q240C8) و OK را کلیک کنید.

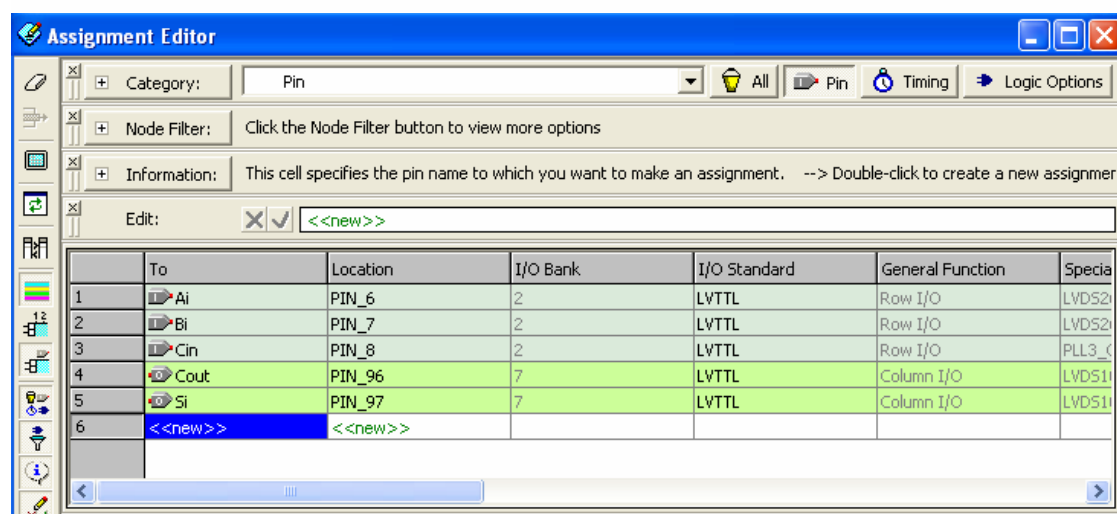
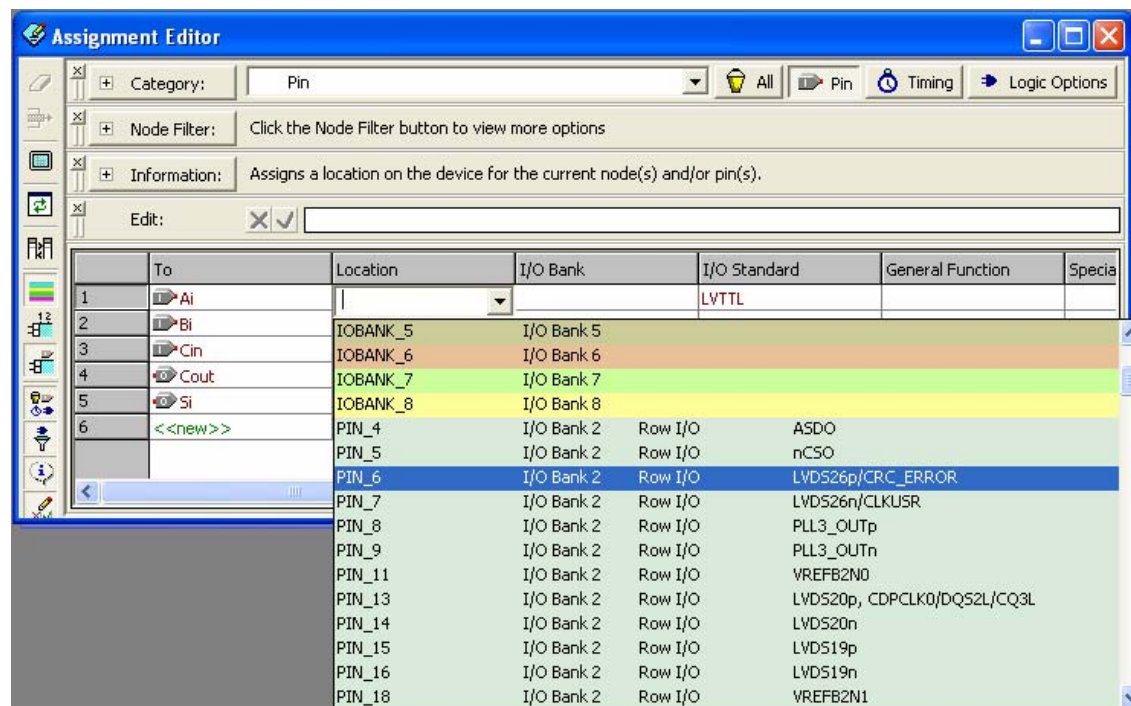




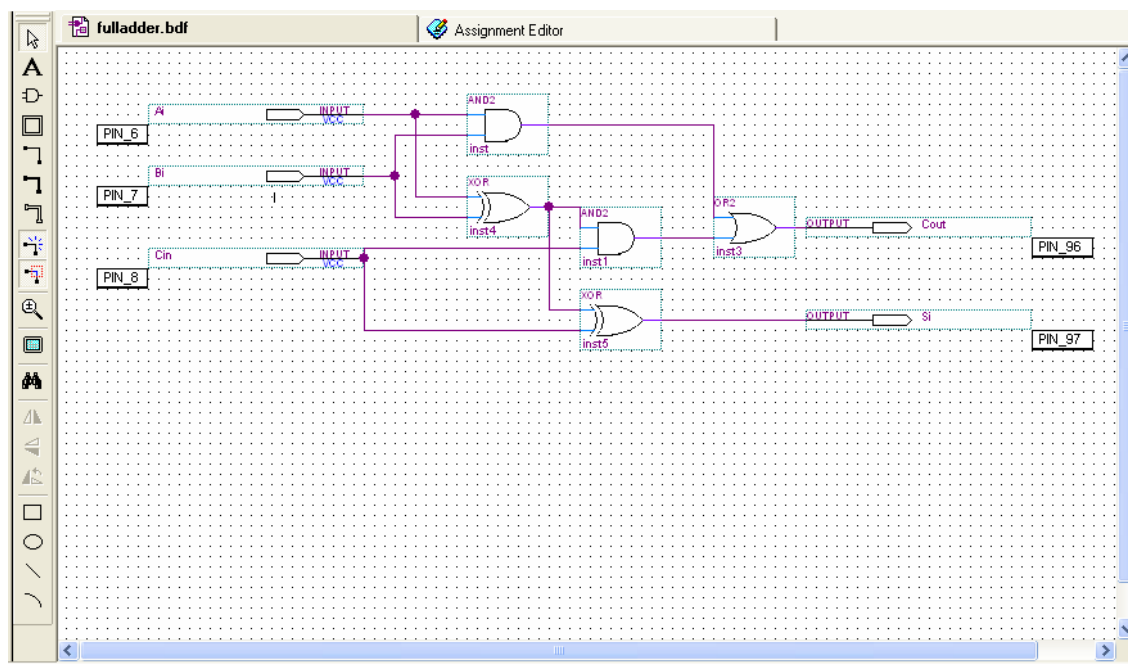
۲- در این مرحله به هر ورودی و خروجی مدار ، یک شماره پایه نسبت می دهیم. برای این منظور ، گزینه Assignment Editor را از قسمت Assignment اجرا نمایید. روی Pin در مقابل پنجره Category: کلیک کنید. با دو بار کلیک روی <<new>> آبی در زیرستون To ، ورودی یا خروجی مورد نظر را انتخاب و Enter نمایید. این کار را برای <<new>> باز شده جدید در مورد ورودی یا خروجی دیگر تکرار کنید. البته این کار را با یکبار کلیک روی <<new>> آبی و تایپ نام ورودی یا خروجی نیز می توان انجام داد. همچنین با اجرای گزینه Show All Known Pin Names از قسمت View نیز می توان ورودیها و خروجیها را به Assignment Editor انتقال داد.



۲- در زیر ستون Location و در مقابل هر ورودی و یا خروجی ، دو بار کلیک کنید و شماره پایه مورد نظر را انتخاب نمایید. این کار را می توان با یکبار کلیک در مقابل هر ورودی و یا خروجی در زیر ستون Location و تایپ شماره پایه مورد نظر و Enter نیز انجام داد.

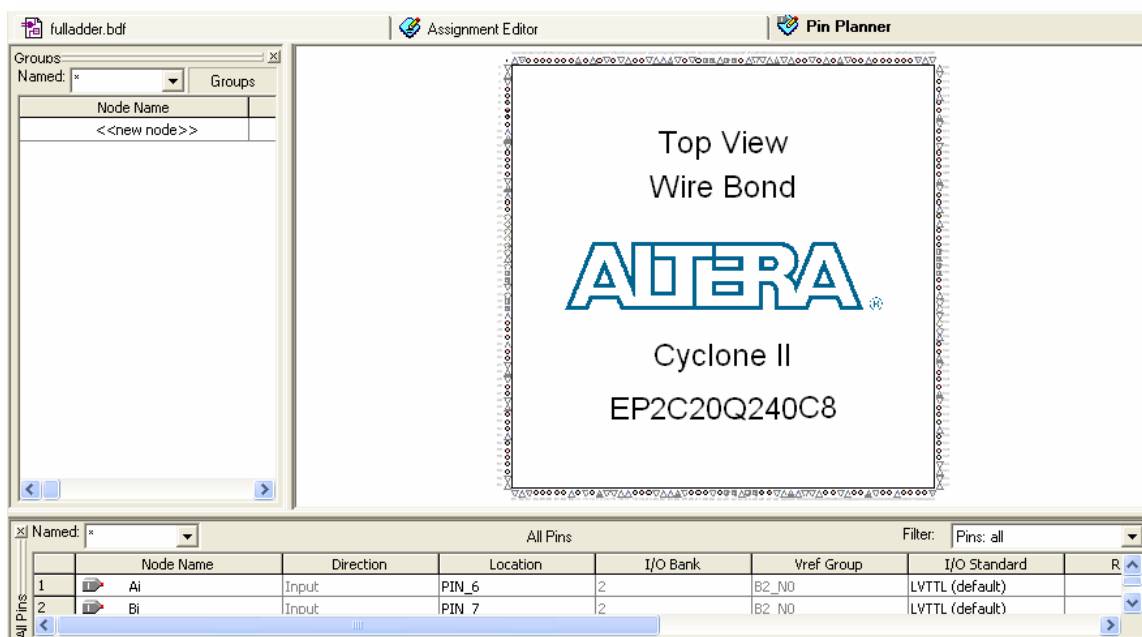
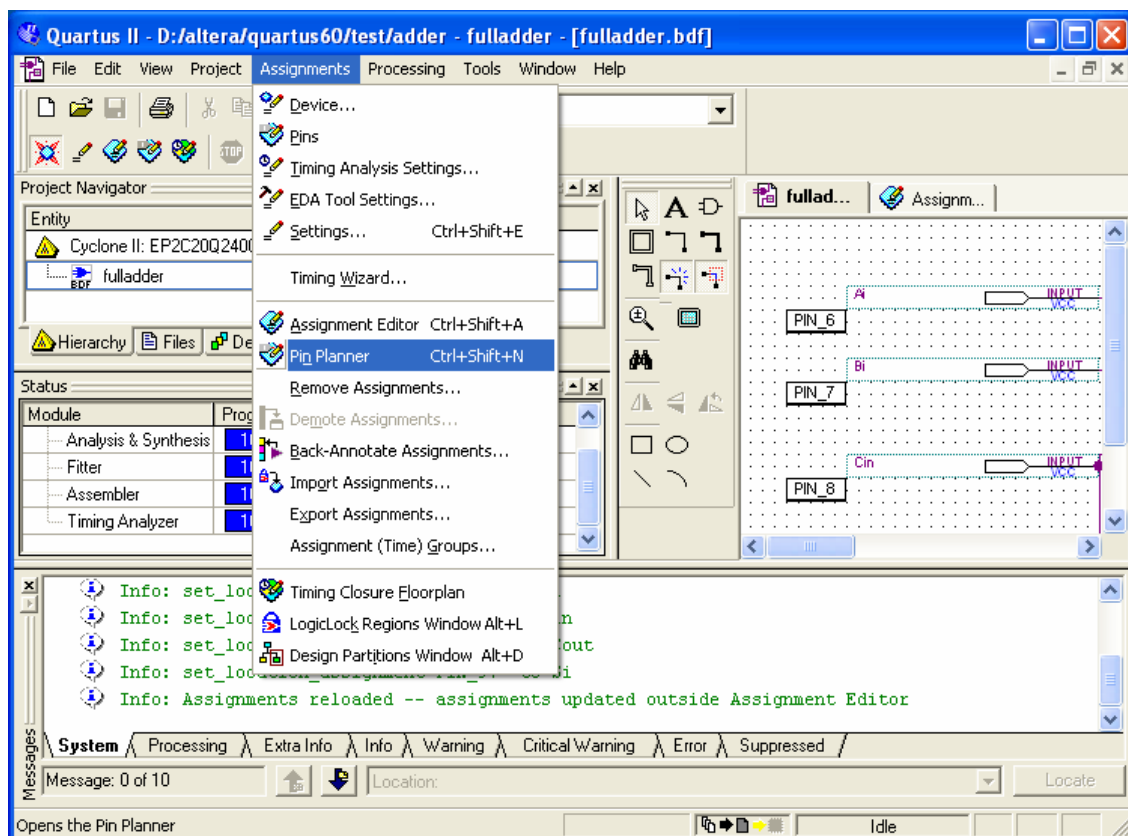


- ۳- قبل از ادامه کار، باید شماره پایه های نسبت داده شده را ذخیره کنید. برای این منظور می توانید از قسمت File، گزینه Save Project یا Save را اجرا کنید.
- ۴- اکنون با باز کردن فایل bdf. شماره پایه های ورودی و خروجی روی طرح شماتیک نمایان می گردد.

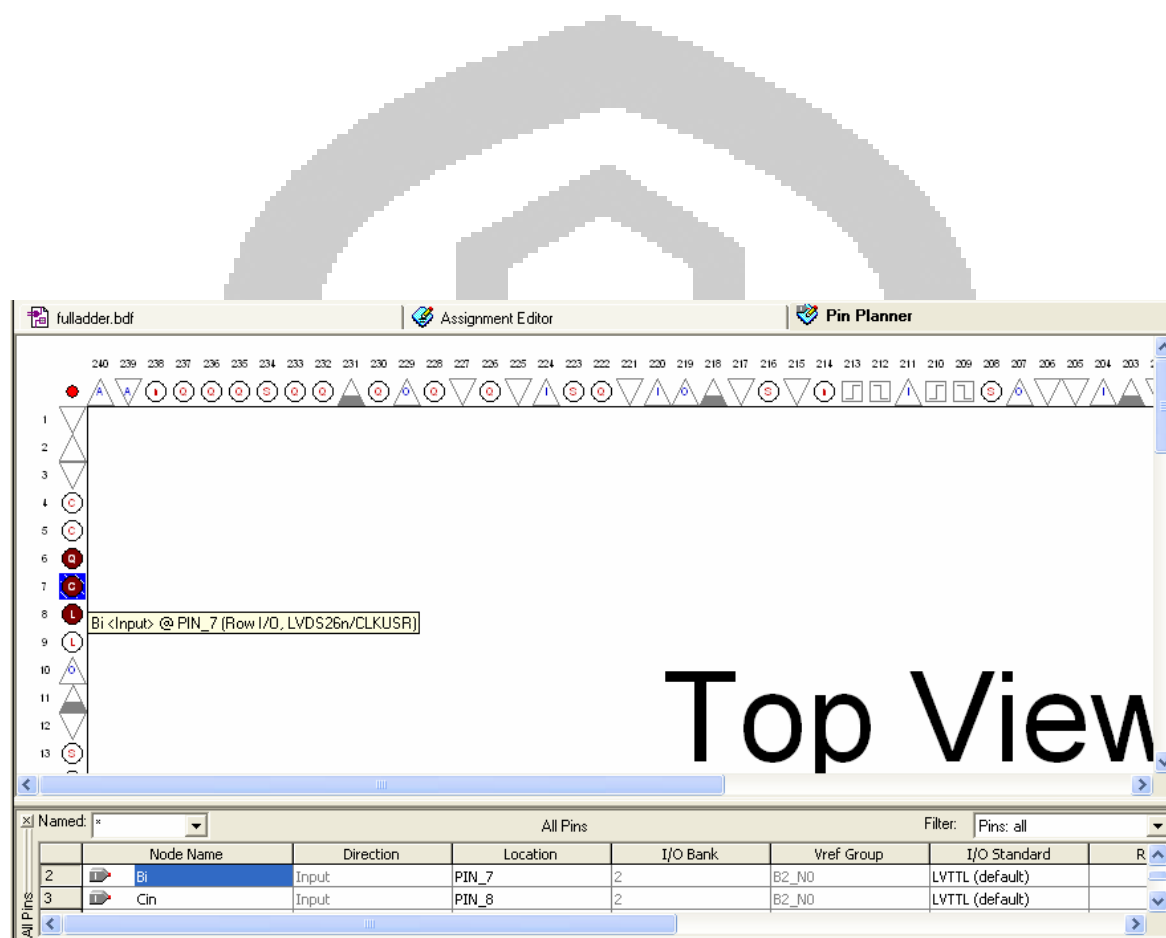


- ۵- حال باید طرح را دوباره کمپایل کنید تا مدار با شماره پایه های تخصیص یافته سنتز شود. همانطور که در بخش دوم دیدیم، عملیات کمپایل کردن از طریق اجرای Processing و انتخاب گزینه Start Compilation انجام می گیرد.

- ۶- برای دیدن آرایش پایه های تراشه قابل برنامه ریزی و نحوه قرار گرفتن طرح روی آن، گزینه Pin Planner را از قسمت Assignment اجرا کنید.



نمای IC از بالا مشاهده می شود. با کلیک روی هر ورودی و خروجی ، محل آن روی تراشه تغییر رنگ می دهد. با قرار دادن نشانگر موس روی هر پایه IC نام پایه ، شماره آن ، و نوع ورودی و خروجی نمایان می گردد. برای وضوح بیشتر می توانید ضمن Full Screen کردن صفحه ، از Zoom-in نیز استفاده نمایید. این امکانات در قسمت View موجود است.

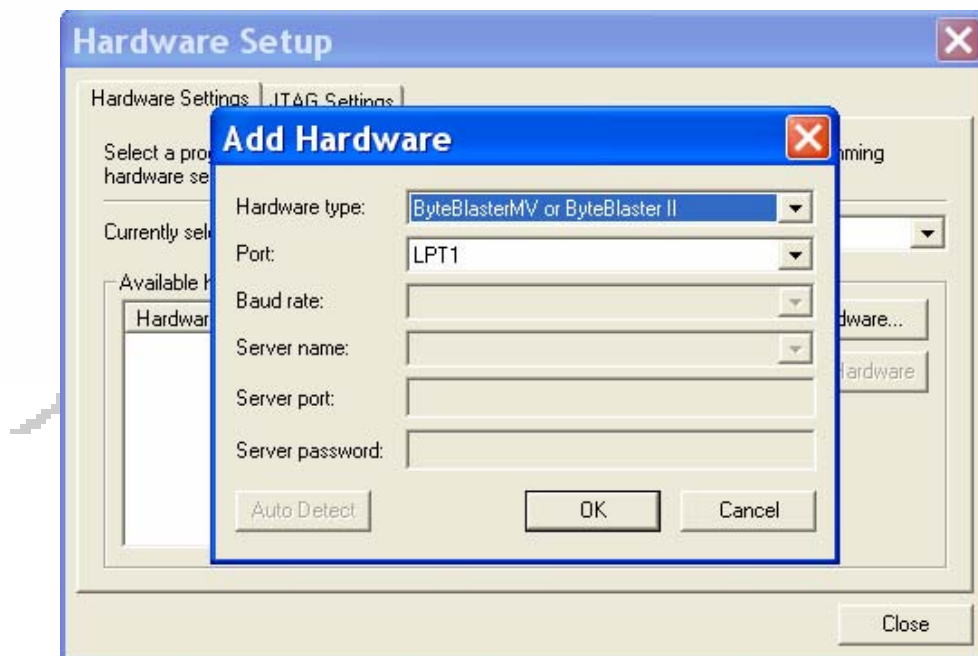
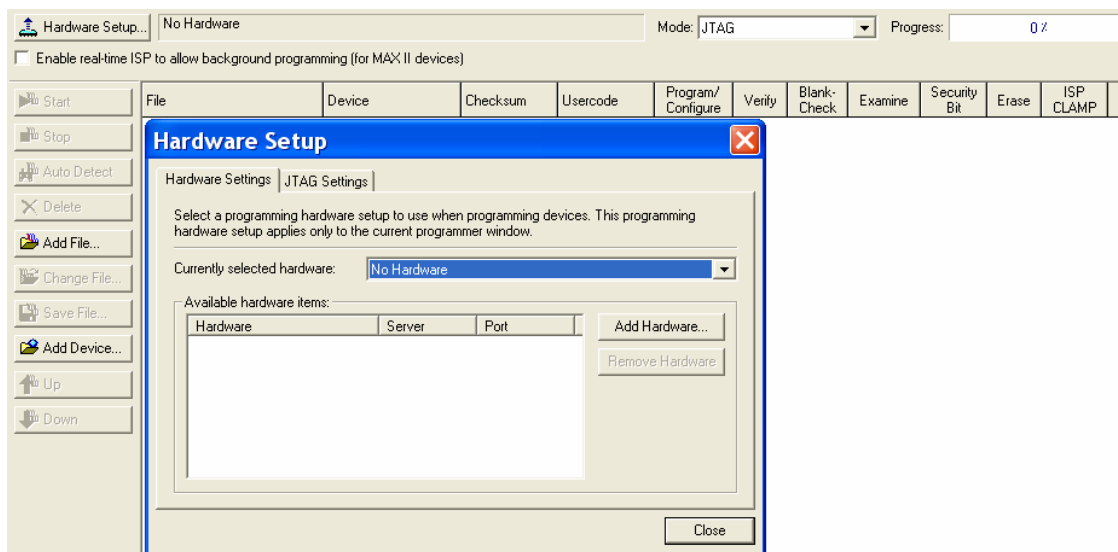


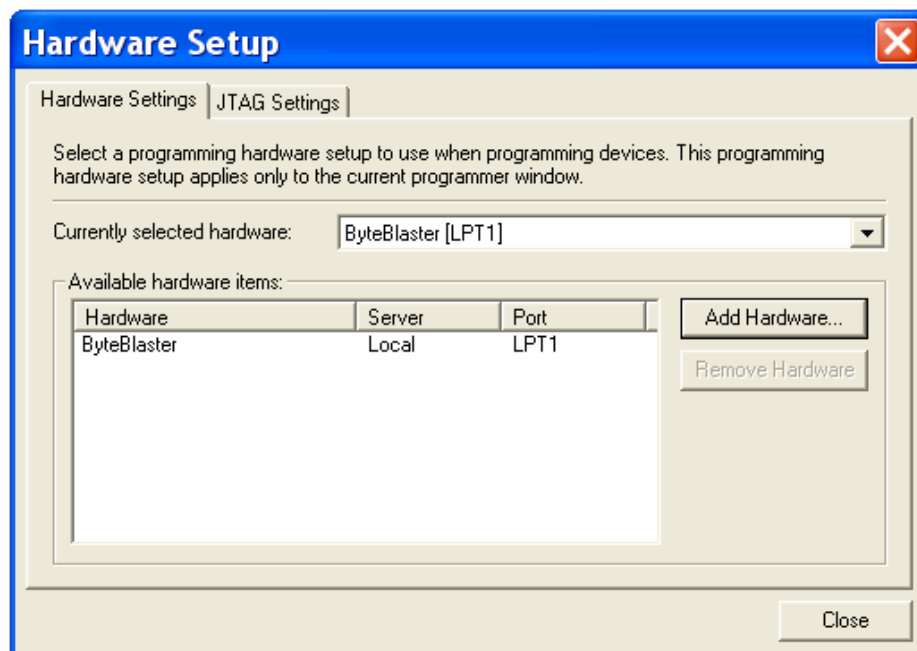
۷- در این مرحله ، نرم افزار MDA-ASIC2 را اجرا کنید و در قسمت FPGA / CPLD در دایره های کنار گزینه های Altra و JTAG Load کلیک کنید.



۸- برای برنامه ریزی IC ، گزینه Programmer را از قسمت Tools اجرا کنید . گزینه Hardware Setup را اجرا نمایید. گزینه Add Hardware را انتخاب کنید. در پنجره مقابل Hardware type: گزینه ByteBlasterMV or ByteBlasterII و در پنجره مقابل Port: گزینه LPT1 را انتخاب نمایید و OK را کلیک کنید. سرانجام در پنجره ایجاد شده ، گزینه Close را کلیک نمایید.

مرحله ۸ را باید فقط یکبار اجرا نمود تا سخت افزار MDA-ASIC2 برای کامپیوتر معرفی شود. لذا در انجام پروژه های بعد ، نیازی به اجرای این مرحله نیست و پس از مرحله ۷ باید مستقیماً به مرحله ۹ رفت.





9- برای برنامه ریزی IC ، گزینه Programmer را از قسمت Tools اجرا کنید . در پنجره مقابل Mode: گزینه JTAG را انتخاب کنید. در مربع زیر ستون Program / Configure کلیک کنید تا علامت چک (✓) ظاهر شود. اکنون با کلیک روی Start ، برنامه ریزی شروع می شود. با نمایش ۱۰۰٪ در پنجره Progress ، برنامه ریزی به پایان می رسد و مدار پیاده شده روی FPGA آماده تست می گردد.

قسمت دوم



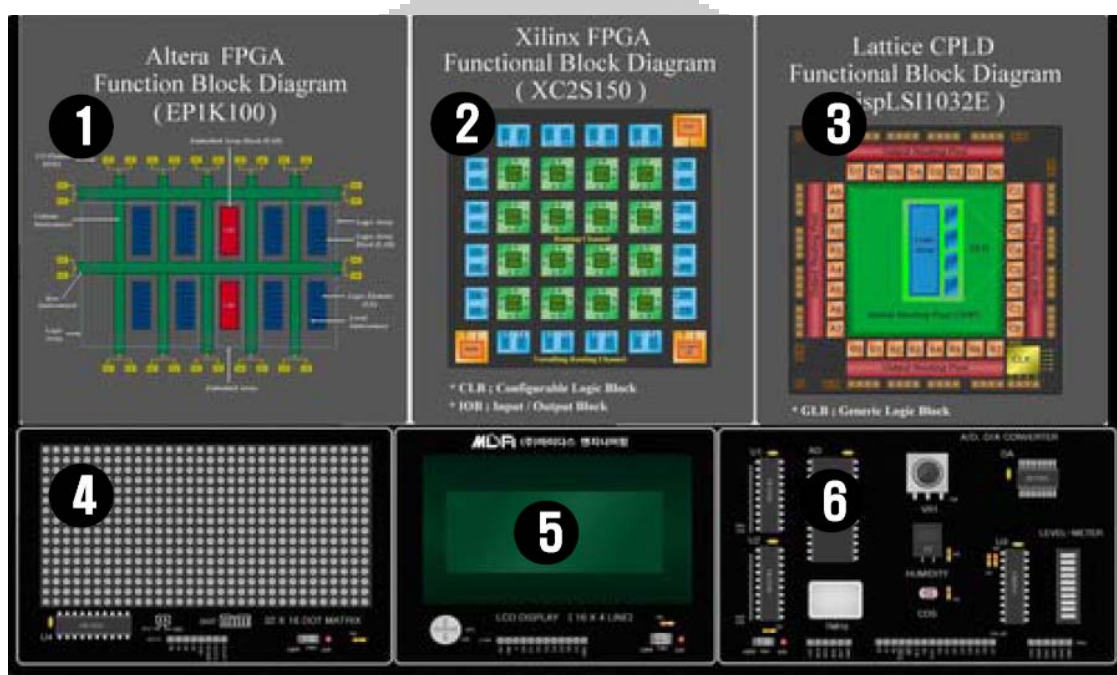
دانشگاه صنعتی مالک اشتر

مجموعه آموزشی MDA-ASIC2 یکی از پیشرفته ترین Trainer های موجود است که به کمک آن ، طراحی مدارهای منطقی (دیجیتال) آموزش داده می شود. در این مجموعه ، مدارهای توصیف شده با روشهای مختلف (مانند بلوک دیاگرام ، VHDL ، Verilog ، ...) بر روی FPGA پیاده سازی می گردد.

شمای بیرونی دستگاه در شکل زیر ملاحظه می شود. ابعاد این دستگاه $47\text{cm} \times 28\text{cm} \times 10\text{cm}$ ، وزن آن ۱۱٫۵ کیلوگرم ، تغذیه ورودی ۸۵ ولت الی ۲۶۴ ولت AC و تغذیه خروجی DC آن $+5\text{v}(2\text{A})$ ، $+12\text{v}(1\text{A})$ ، $-12\text{v}(500\text{mA})$ است.



بخش بالایی دستگاه شامل ۶ قسمت زیر (۱ الی ۶) می باشد.



۱- دیاگرام بلوکی FPGA ساخت کارخانه Altera (تراشه سری EP1K100)

این نمودار ، بخشهای مختلف این تراشه را نشان می دهد که شامل موارد زیر می گردد:
 عناصر ورودی خروجی (IOE) ، بلوکهای آرایه ای جاسازی شده (EAB) ، اتصالات میانی
 سطری ، اتصالات میانی ستونی ، اتصالات میانی محلی ، بلوکهای آرایه ای منطقی (LAB) ، و
 عناصر منطقی (LE).

۲- دیاگرام بلوکی FPGA ساخت کارخانه Xilinx (تراشه سری XC2S150)

این نمودار، بخشهای مختلف این تراشه را نشان می دهد که شامل موارد زیر می گردد:
بلوکهای منطقی آرایش پذیر (CLB)، بلوکهای ورودی خروجی (IOB)، کانالهای مسیریابی.

۳- دیاگرام بلوکی CPLD ساخت کارخانه Lattice (تراشه سری ispLSI1032E)

این نمودار، بخشهای مختلف این تراشه را نشان می دهد که شامل موارد زیر می گردد:
بلوکهای منطقی ژنریک (GLB)، مخازن مسیریابی خروجی، مخازن مسیریابی سراسری (GRP)،
آرایه منطقی.

۴- نمایشگر ماتریسی نقطه ای

این نمایشگر Dot Matrix دارای ۱۶ سطر و ۳۲ ستون است و رنگی با سه رنگ قرمز - سبز -
زرد می باشد. پایه های این واحد خروجی، عبارت اند از:
چهار بیت آدرس A0-A1-A2-A3، دو بیت رنگ RED-GREEN، یک بیت ساعت
CLOCK، و یک بیت قفل LATCH.

۵- نمایشگر کریستال مایع

این نمایشگر LCD دارای ۴ خط ۱۶ کاراکتری است. پایه های این واحد خروجی، عبارت اند از:
هشت خط دیتا D0-D1-D2-D3-D4-D5-D6-D7، چهار خط کنترل RW-RS-E-DIR.

۶- مبدل آنالوگ به دیجیتال و مبدل دیجیتال به آنالوگ

این واحد ورودی خروجی از قسمتهای زیر تشکیل شده است:
* مبدل A/D (ADC0809) با پایه های A0-A1-A2 و نیز OE-ALE-EOC و
D0-D1-D2-D3-D4-D5-D6-D7.

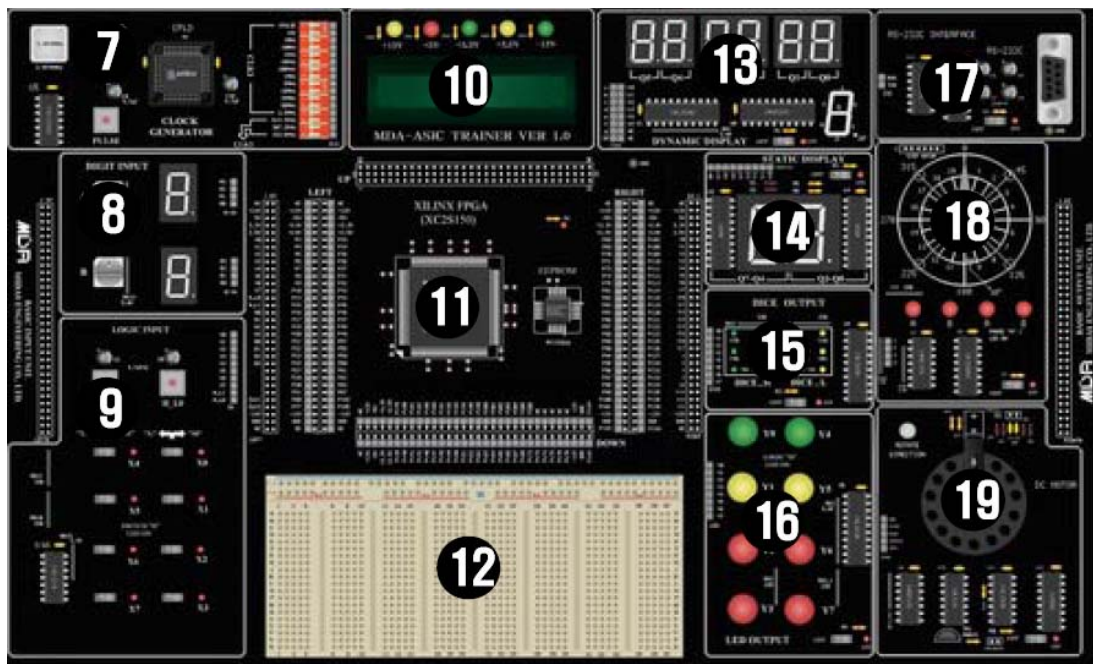
* مبدل D/A با پایه های A0-A1 و نیز LDAC'-WR'-DIR و D0-D1-D2-D3-D4-
D5-D6-D7.

* پتانسیومتر 10K.

* سنسور رطوبت

* Level - Meter

بخش پایینی دستگاه شامل ۱۳ قسمت زیر (۷ الی ۱۹) می باشد.



۷- مولد پالس ساعت

این واحد از دو قسمت تشکیل شده است:

CLK1 شامل فرکانسهای

1Hz , 10Hz , 100Hz , 1KHz , 10KHz , 100KHz , 1MHz , 5MHz , 10MHz , 25MHz , 50MHz .

CLK2 شامل فرکانسهای

153.6KHz , 307.2KHz , 614.4KHz , 2.5MHz .

بعلاوه ، در قسمت CLK1 امکان اعمال پالس ساعت تکی توسط یک کلید فشاری وجود دارد.

۸- ورودی رقمی

این واحد ورودی شامل دو ورودی DIGIT شانزده تایی (HEX) می باشد که هر کدام می توانند ارقام زیر را تولید نمایند:

0-1-2-3-4-5-6-7-8-9-A-B -C-D -E-F

پایه های ورودی رقم A با A0-A1-A2-A3 و پایه های رقم B با B0-B1-B2-B3 مشخص شده اند. این ورودیها با کلید selector چرخشی تولید می شوند و همزمان روی نمایشگر 7-segment نشان داده می شوند.

۹- ورودی منطقی

این واحد ورودی از دو قسمت تشکیل شده است:

* دو کلید فشاری H-L0 و H-L1.

* هشت کلید دو وضعیتی با پایه های X0-X1-X2-X3-X4-X5-X6-X7. کلید ها در سمت چپ در وضعیت ۰ ، و در سمت راست در وضعیت ۱ هستند. در کنار هر کلید ، یک LED موجود است که در صورت قرار گرفتن کلید در وضعیت ۱ روشن می شود.

۱۰- نمایشگر LCD

این واحد از دو قسمت تشکیل شده است :

* نمایشگر کریستال مایع دارای ۲ سطر ۱۶ کاراکتری که پیغامهای صادر شده از دستگاه را نمایش می دهد.

* پنج LED که روشن بودن آنها ، وضعیت عادی تغذیه های مختلف دستگاه را نشان می دهد (+2.5 v , +3.3 v , +5 v , -12 v , +12 v).

۱۱- تراشه FPGA

تراشه FPGA بکار رفته در این Trainer از نوع EP2C20Q240C8 است که از خانواده Cyclone II و ساخت کارخانه Altera می باشد. برخی از مشخصات این تراشه عبارت است از:

۲۴۰ پایه ، ۱۸۷۵۲ عنصر منطقی (LE) ، ۵۲ بلوک RAM به ظرفیت هریک ۴۶۰۸ بیت جمعا به ظرفیت ۲۳۹۶۱۶ بیت ، ۴ عدد PLL ، ۱۴۲ پایه I/O شامل ۱۶ پایه Clock ، و ۲۶ ضرب کننده جاسازی شده.

۱۲- برد مورد

در این واحد ، یک Bread Board موجود است که ۲۲ ردیف ۴۴ سوراخی دارد.

۱۳- نمایشگر دینامیک (FND)

این واحد خروجی از شش 7-segment تشکیل شده است که با انتخاب هر کدام ، می توان ورودیهای a-b-c-d-e-f-g را اعمال کرد و کاراکتر مورد نظر را مشاهده نمود. پایه های انتخاب این 7-segment ها عبارت اند از Q0-Q1-Q2-Q3-Q4-Q5 . دسترسی به segment ها از طریق پایه های a-b-c-d-e-f-g می باشد. پایه DP برای ممیز (نقطه) در سمت راست 7-segment بکار می رود.

۱۴- نمایشگر استاتیک

این واحد خروجی ، دو 7-segment دارد که به هر کدام می توان مستقیما یک کد ۴ بیتی اعمال کرد و مقدار Hex آن را مشاهده نمود (0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F). در واقع ، در ورودی هر 7-segment یک دیکدر ۷×۴ موجود است. پایه های دسترسی به 7-segment سمت راست Q3-Q2-Q1-Q0 و سمت چپ Q7-Q6-Q5-Q4 می باشد.

۱۵- خروجی تاس

این واحد خروجی از دو تاس (Dice) تشکیل شده است که هر کدام هفت LED به شکل تاس دارند (دو ستون سه تایی و یکی در مرکز) . پایه های تاس سبز Y0-Y1-Y2-Y3 و پایه های تاس زرد Y4-Y5-Y6-Y7 می باشد.

۱۶- خروجی LED

این واحد خروجی هشت LED به رنگهای سبز (دو عدد) ، زرد (دو عدد) و قرمز (چهار عدد) دارد. پایه های این LED ها عبارت اند از : Y0-Y1-Y2-Y3-Y4-Y5-Y6-Y7.

۱۷- رابط RS-232C

واحد خروجی فوق ، برای اتصال به پورت RS-232 تعبیه شده است و پایه های آن ، RXD و TXD می باشد.

۱۸- موتور پله ای

این واحد خروجی شامل یک 18° STEP MOTOR است و پایه های آن A - A' - B - B' می باشد. چهار LED در بالای این پایه ها ، وضعیت منطقی آنها را نشان می دهد.

۱۹- موتور جریان مستقیم

آخرین واحد خروجی ، یک موتور DC دوازده ولتی است که پایه های آن عبارت اند از SPEED-DIR-STAT-ROR . پایه بلندگو (SPK-ON) نیز در این واحد تعبیه شده است. همچنین ، یک LED برای نمایش جهت چرخش موجود است.

خلاصه ای از قسمتهای مختلف دستگاه به همراه اسامی پایه های آنها و شماره پایه های تراشه در زیر آمده است.

شماره	پایه	واحد	شماره	پایه	واحد
PIN-30	CLK1	مولد پالس ساعت	PIN-137	A0	نمایشگر ماتریسی نقطه ای
PIN-31	CLK2		PIN-139	A1	
PIN-20	A0	ورودی رقمی	PIN-140	A2	
PIN-21	A1		PIN-141	A3	
PIN-37	A2		PIN-149	RED	
PIN-38	A3		PIN-150	GREEN	
PIN-39	B0		PIN-155	CLOCK	
PIN-41	B1		PIN-156	LATCH	
PIN-42	B2		PIN-137	D0	نمایشگر کریستال مایع
PIN-44	B3		PIN-139	D1	
PIN-6	X0	ورودی منطقی	PIN-140	D2	
PIN-7	X1		PIN-141	D3	
PIN-8	X2		PIN-149	D4	
PIN-9	X3		PIN-150	D5	
PIN-11	X4		PIN-155	D6	
PIN-13	X5		PIN-156	D7	
PIN-14	X6		PIN-157	DIR	
PIN-15	X7		PIN-159	RS	
PIN-16	H-L0		PIN-161	RW	
PIN-18	H-L1		PIN-162	E	
PIN-90	a	نمایشگر دینامیک	PIN-137	D0	مبدل A/D
PIN-96	b		PIN-139	D1	
PIN-97	c		PIN-140	D2	
PIN-100	d		PIN-141	D3	
PIN-105	e		PIN-149	D4	
PIN-106	f		PIN-150	D5	
PIN-109	g		PIN-155	D6	
PIN-110	DP		PIN-156	D7	
PIN-111	Q0		PIN-159	A0	
PIN-113	Q1		PIN-161	A1	
PIN-114	Q2		PIN-162	A2	
PIN-116	Q3		PIN-166	ALE	
PIN-117	Q4		PIN-167	OE	
PIN-118	Q5		PIN-87	EOC	

مبدل D/A	D0	PIN-137	نمایشگر استاتیک	Q0	PIN-111
	D1	PIN-139		Q1	PIN-113
	D2	PIN-140		Q2	PIN-114
	D3	PIN-141		Q3	PIN-116
	D4	PIN-149		Q4	PIN-117
	D5	PIN-150		Q5	PIN-118
	D6	PIN-155		Q6	PIN-119
	D7	PIN-156		Q7	PIN-125
	A0	PIN-159	رابط RS-232C	RXD	PIN-126
	A1	PIN-161		TXD	PIN-128
	WR'	PIN-162	خروجی LED	Y0	PIN-90
	LDAC'	PIN-164		Y1	PIN-96
	DIR	PIN-157		Y2	PIN-97
خروجی تاس	Y0	PIN-90		Y3	PIN-100
	Y1	PIN-96		Y4	PIN-105
	Y2	PIN-97		Y5	PIN-106
	Y3	PIN-100		Y6	PIN-109
	Y4	PIN-105		Y7	PIN-110
	Y5	PIN-106	موتور جریان مستقیم	SPEED	PIN-30
	Y6	PIN-109		DIR	PIN-132
	Y7	PIN-110		STAT	PIN-134
موتور پله ای	A	PIN-126		ROR	PIN-135
	A'	PIN-128	بلند گو	SPK-ON	PIN-136
	B	PIN-130			
	B'	PIN-131			