

توجه :

ویرایش قبلی این مقاله قبلا در مجله PMM (مجله میکروکنترلر فارسی - Persian Microcontroller Magazine) شماره 4 منتشر شده بود . ویرایشی که همکنون مشاهده میکنید برای کتاب " مرجع کامل میکروکنترلرهای سری AT91SAM شرکت ATMEL " تهیه شده است .

برای کسب اطلاعات بیشتر در مورد این کتاب پست شماره 11 تاپیک زیر را مطالعه کنید :

<http://www.iranmicro.ir/forum/showthread.php?t=12189>

جهت ارتباط با نویسنده به آدرس زیر مراجعه کنید :

<http://www.iranmicro.ir/forum/member.php?u=3640>

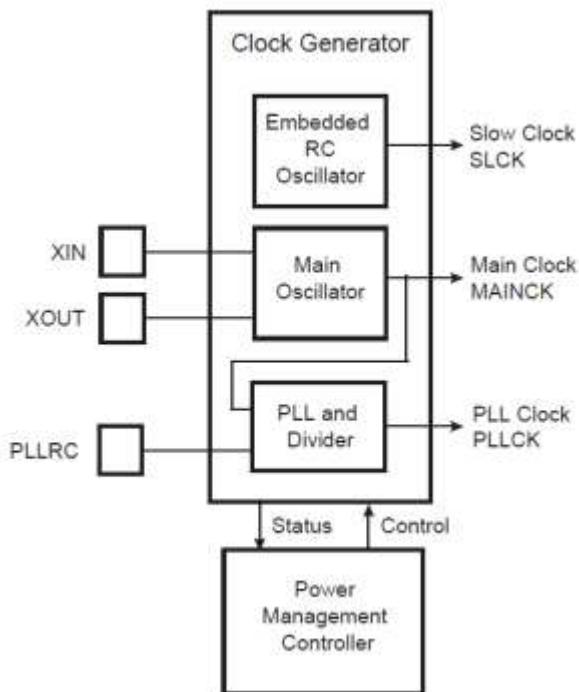
قبل از مطالعه مطالب این بخش شما باید بخش های 1 این کتاب که دارای مطالب زیر است را مطالعه کرده باشید:

- مباحث مقدماتی : در این بخش شما با میکروکنترلرهای مبتنی بر هسته ARM آشنا شده و نحوه استفاده از آنها در کامپایلر KEIL را فرا گرفته و بعد از آشنایی با برخی از دستورات زبان C ، می آموزید که چطور از ورودی/خروجیهای این میکروکنترلرهای استفاده کرده و چطور کتابخانه های مورد نیاز خود را ایجاد کنید . (نویسنده: 1nafar)

راه اندازی واحد های CLKG و PMC

واحد های PMC (Power Management Controller) و CLKG (Clock Generator) از جمله قسمت های اصلی میکرو کنترلر های سری AT91SAM می باشند که وظیفه تولید کلاک سیستم و مدیریت توان مصرفی بخش های جانبی را بر عهده دارند.

کلاک مورد نیاز برای بخش های مختلف میکرو کنترلر میتواند از اسیلاتور اصلی (Main Oscillator) یا کریستال متصل شده به میکرو کنترلر) یا واحد PLL یا اسیلاتور RC تامین شود:



- SLCK : این کلاک که مخفف کلمات Slow Clock می باشد ، یک کلاک با فرکانس پایین (تقریبا 22 الی 42 کیلو هرتز) می باشد که برای مصارفی مانند ساعت بلادرنگ (Real-time Timer (RTT)) و تامین کلاک CPU قبل از پایدار شدن کلاک اسیلاتور اصلی و ... مورد استفاده قرار می گیرد . البته لازم به ذکر است این کلاک هم می تواند به عنوان کلاک کل سیستم معرفی شود .

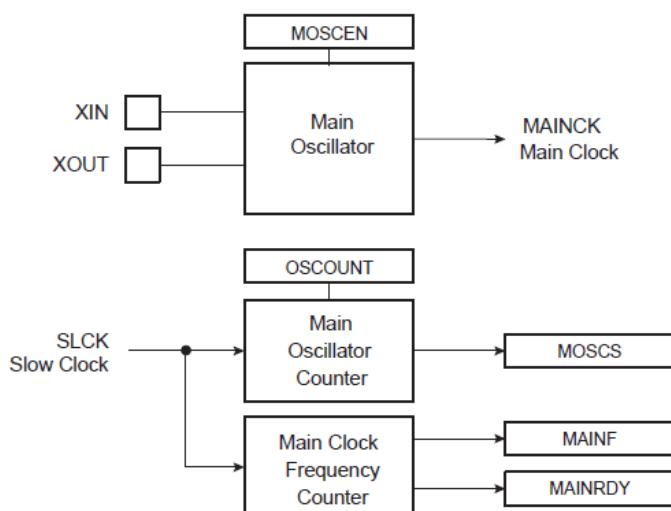
- MAINCK : کلاک خروجی اسیلاتور Main می باشد که مقداری برابر با کریستال متصل شده به پایه های XIN و XOUT دارد .

- PLLCK : خروجی کلاک قسمت PLL می باشد که معمولاً ضرب شده ای کلاک ورودی خود است و برای تولید کلاک هایی با فرکانس بالاتر از فرکانس کریستال متصل شده به میکرو کنترلر استفاده می شود .

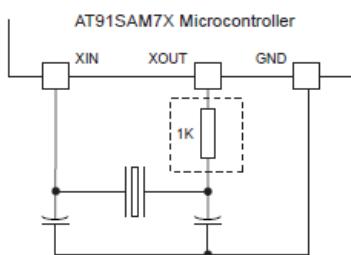
اسیلاتور اصلی سیستم :

در شکل زیر دیاگرام اسیلاتور اصلی سیستم را مشاهده می کنید ، بخش بالای تصویر بلوک دیاگرام کلی واحد تولید کلاک و بخش پایین تصویر بلاک های مربوط به تولید زمان Startup اسیلاتور ، شمارش فرکانس اسیلاتور و ... را نمایش میدهد. خوشبختانه در کامپایلر KEIL کلیه تنظیمات مربوط به اسیلاتور و بخش های جانبی آن به صورت کرافیگی در دسترس کاربر قرار دارد و مطالبی که در ادامه آورده شده است صرفا جهت آشنایی هرچه بیشتر و استفاده در پروژه های حرفه ای میباشد .

Main Oscillator Block Diagram



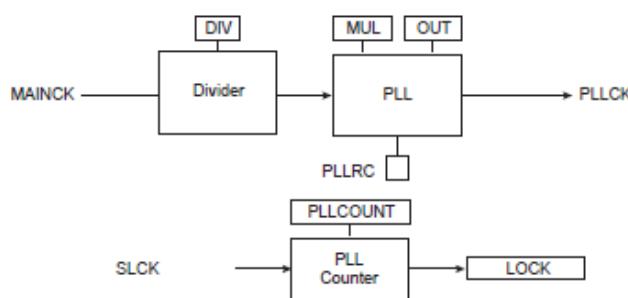
همانطور که در تصویر مشاهده می کنید، پایه های ورودی و خروجی کریستال کوارتز که از خارج به میکروکنترلر متصل میشوند ، مستقیما به اسیلاتور اصلی متصل خواهند شد. برای میکروکنترلر های سری AT91SAM حداکثر فرکانس کریستال متصل شده به پایه های مربوط به کریستال بین 3 تا 20 مگاهرتز میباشد ، همچنین کریستال باید مانند تصویر زیر به میکروکنترلر متصل شود . استفاده از کریستال های با فرکانس بالاتر به دلیل افزایش خطر نویز پذیری توسط شرکت اتمل توصیه نشده است .



همچنین کاربر میتواند یک سیگنال کلاک خارجی را در عوض اتصال گریستال ، به میکروکنترلر بدهد . در این حالت کلاک مورد نظر باید به پایه Xin اعمال شود ، به این حالت بای پاس کردن اسیلاتور Main گفته می شود .

تقسیم کننده و بلاک PLL

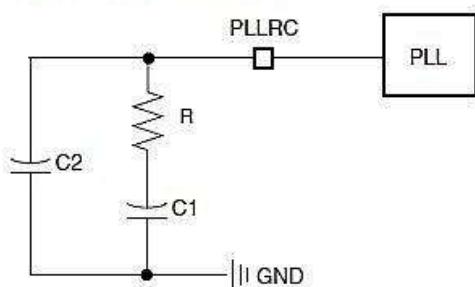
بعد از اسیلاتور اصلی ، واحد PLL برای ضرب فرکانس ورودی خود و افزایش فرکانس آن قرار داده شده است . در این بلاک یک تقسیم کننده نیز وجود دارد که برای افزایش دقت فرکانس خروجی PLL کاربرد دارد . توجه داشته باشید که این تقسیم کننده به صورت کاملاً مجزا نسبت به تقسیم کننده ای که در بخش های بعد توضیح داده خواهد شد ، عمل می کند .



فیلتر PLL

مدارات داخلی PLL به یک فیلتر نیاز دارند که باید از طریق پایه $PLLRC$ ، به صورت شکل زیر قرار گیرند . مقادیر خازن و مقاومت بستگی به یک سری پارامترهای فعلی PLL دارد و باید محاسبه شوند . اما در شرایط معمولی $C2 = 10nF$ ، $C1 = 5pF$ و $R = 1M\Omega$ مناسب هستند . در ضمیمه شماره 3 ، توضیحات بیشتری در این باره آورده شده است .

PLL Capacitors and Resistors



اما گفته شد که تقسیم کننده ، دقت فرکانس خروجی PLL را بالا می برد ، با گفتن یک مثال علت قرار دادن تقسیم کننده در این واحد را توضیح می دهیم . فرض می کنیم این تقسیم کننده وجود نداشت و می خواهیم مقادیری را برای PLL حساب کنیم که فرکانس 18.432 مگاهرتز ورودی خود را به فرکانس 72 مگاهرتز تبدیل کند . بهترین عدد ، 4 می باشد لذا

$$18.432 * 4 = 73.728$$

که فرکانس خروجی خطابی حدود 2.39 % دارد . اما با وجود تقسیم کننده و گذاشتن مقادیر 32 برای تقسیم کننده و 125 برای ضرب کننده ، فرکانس خروجی دقیقا 72 مگاهرتز خواهد شد .

$$(18.432 * 125) / 32 = 72$$

این ویژگی زمانی دارای اهمیت می شود که بخواهیم برای مثال فرکانس 22 مگاهرتز تولید کنیم . در این صورت بدون در نظر گرفتن تقسیم کننده ، خطابه حداقل 26 % می رسد که با وجود تقسیم کننده خطاب سیار ناچیز و حدود 0.001 % می شود .

مقدار تقسیم کننده می تواند بین 0 تا 255 باشد . در صورتیکه مقدار 0 داشته باشد ، خروجی تقسیم کننده غیرفعال (خاموش) می شود . مقدار فیلد ضرب کننده PLL نیز در صورتیکه 0 باشد ، خروجی غیرفعال می شود . فرکانس خروجی مجموعه PLL با در نظر داشتن مقادیر پارامترهای تقسیم (DIV) و ضرب (MUL) از طریق رابطه زیر محاسبه می شود .

$$\text{PLLout} = ((1 + \text{MUL}) / \text{DIV}) * \text{Fosc}$$

در میکروکنترلر های سری at91sam برای واحد CLKG سه ثبات (رجیستر) به شرح زیر تعریف شده است که کاربر توسط آنها میتواند فرکانس کاری میکروکنترلر را مشخص کند :

-1 - رجیستر : (PMC Clock Generator Main Oscillator Register) CKGR_MOR

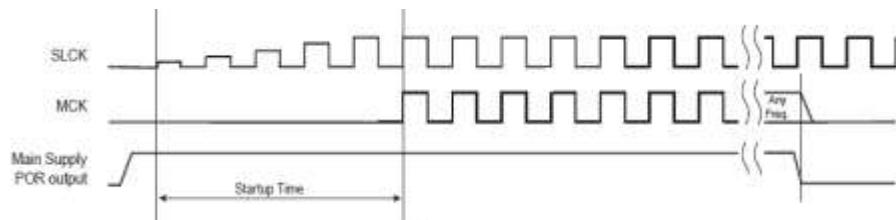
31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
OSCOUNTER							
7	6	5	4	3	2	1	0
-	-	-	-	-	-	OSCBYPASS	MOSCEN

: OSCBYPASS: Oscillator Bypass و MOSCEN: Main Oscillator Enable بیت های

یک بودن بیت MOSCEN و صفر بودن بیت OSCBYPASS باعث فعال شدن اسیلاتور اصلی سیستم و صفر بودن بیت MOSCEN باعث غیر فعال شدن اسیلاتور خواهد شد . در صورتی که MOSCEN صفر شود ، بیت OSCBYPASS باید یک باشد تا کلک مورد نیاز سیستم از پالس کلک خارجی که به پایه XIN اعمال میشود ، تامین گردد .

بیت های OSCOUNT: Main Oscillator Start-up Time

بعد از ریست شدن میکروکنترلر (ریست شدن به صورت دستی یا قطع و وصل شدن ولتاژ تغذیه یا ...) کلک مورد نیاز از طریق SLCK (نوسان ساز RC داخلی) تامین میشود . در همین حین در صورت یک بودن بیت MOSCEN یا بیت CPU ، اسیلاتور اصلی سیستم فعال شده و با استفاده از کلک ایجاد شده توسط کریستال خارجی (1=MOSCEN) یا با استفاده از پالس اعمالی به پایه XIN (1=OSCBYPASS) کلک مورد نیاز CPU را تولید میکند . به زمانی که طول میکشد تا اسیلاتور فعال شده و فرکانس خروجی آن به مقدار تعیین شده برسد (پایدار شود) ، زمان راه اندازی یا Start-up Time میشود . در این زمان CPU باید کلک خود را از اسیلاتور اصلی تعیین کند ، چون فرکانس خروجی آن هنوز به حالت پایدار نرسیده و مقدار آن مشخص نیست .



با مقدار دهی بیت های OSCOUNT میتوان زمان Start-up را مشخص نمود ، مقدار این زمان از رابطه $y = kx$ محاسبه میشود :

$$\text{Start Up Time} = 8 * \text{OSCOUNT} / \text{SLCK} = 56 \text{ Slow Clock Cycles.}$$

در صورتی که تمامی بیت های OSCOUNT را یک کنیم (آن را با 0xFF یا 255 مقدار دهی کنیم) و فرکانس نامی SLCK (نوسان ساز RC داخلی) برابر با 32 کیلو هرتز باشد ، زمان Start-up برابر با 64 میلی ثانیه خواهد بود . زمان Start-up بعد از یک شدن بیت MOSCEN آغاز شده و بعد از سپری شدن آن بیت MOSCS یک میشود .

-2- رجیستر CKGR_MCFR : (PMC Clock Generator Main Clock Frequency Register)

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	MAINRDY
15	14	13	12	11	10	9	8
MAINF							
7	6	5	4	3	2	1	0
MAINF							

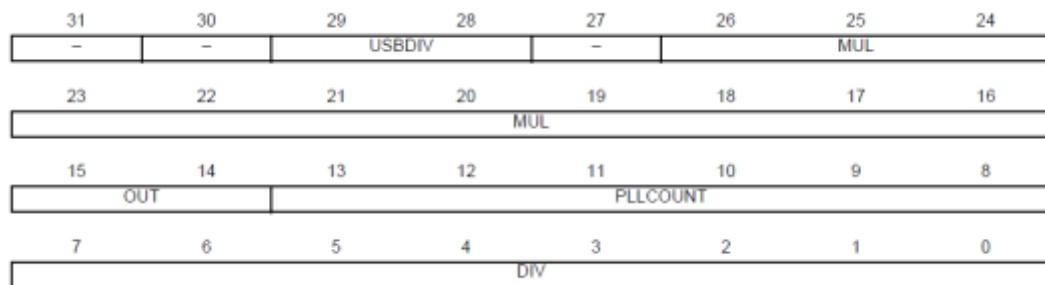
بیت MAINRDY: Main Clock Ready

یک بودن این بیت به معنای فعال بودن اسیلاتور اصلی و صحیح بودن مقدار بیت های MAINF میباشد ، صفر بودن این بیت به معنای غیر فعال بودن اسیلاتور اصلی است . در صورت صفر بودن این بیت ، مقدار فیلد MAINF نامعتبر است .

: MAINF: Main Clock Frequency بیت های

همانطور که قبلاً گفته شد ، واحد نوسانساز دارای یک شمارشگر داخلی است که میتواند تعداد پالس های کلک ورودی (دریافتی از کریستال) را شمارش کند ، بیت های MAINF در بر گیرنده تعداد پالس های شمرده شده یا فرکانس کریستال متصل شده به میکروکنترلر هستند .

بعد از فعال شدن نوسان ساز اصلی و یک شدن بیت MOSCS تعداد پالس های دریافتی از ورودی کریستال در 16 سیکل کاری نوسانساز فرکانس پایین شمرده میشود ، در صورتی که فرکانس نوسان سازی داخلی میکروکنترلر برابر با 32.768 کیلو هرتز باشد ، تعداد پالس های دریافتی در مدت زمان 0.00048828125 ثانیه شمرده میشود . در صورتی که این عدد را به پالس های شمرده شده (عدد موجود در فیلد MAINF) تقسیم کنیم ، میتوانیم مقدار زمان تناوب پالس های دریافتی از کریستال متصل شده به میکروکنترلر را محاسبه کنیم . با تقسیم کردن عدد یک بر زمان تناوب میتوان مقدار فرکانس کریستال را محاسبه کرد .



همانطور که قبل نیز ذکر شد ، برای واحد **USBDIV** یک مقسم و یک ضرب در نظر گرفته شده است ، که به ترتیب میتوان در فیلد های DIV (Divider) و MUL (PLL Multiplier) آنها را مقدار دهی کرد . قرار دادن عدد صفر در فیلد های DIV و MUL به ترتیب باعث غیر فعال شدن مقسم و غیر فعال شدن PLL میشود .

بیت های (Divider for USB Clock) USBDIV :

برای عمل کرد صحیح میکروکنترلر در حالت USB device باید کلاک واحد USB برابر با 48 مگاهرتز باشد . با مقدار دهی بیت USBDIV میتوان کلاک پردازنده را علاوه بر 48 مگاهرتز بر روی 96 مگاهرتز و یا 192 مگاهرتز نیز تنظیم کرد ، در این حالت باید مطابق جدول زیر بیت های USBDIV را طوری مقدار دهی کرد که فرکانس کلاک اعمالی به واحد USB برابر با 48 مگاهرتز شود :

USBDIV	Divider for USB Clock(s)
0	0
0	1
1	0
1	1

بیت های (PLL Clock Frequency Range) OUT :

با مقدار دهی این بیت ها میتوان رنج فرکانس کاری واحد PLL را تعیین کرد . رنج فرکانس کاری PLL برای میکروکنترلر های مختلف متفاوت بوده و معمولاً در جدول " PLL Characteristics " در دیتاشیت میکروکنترلر آورده میشود ، در زیر جدول " PLL Characteristics " مربوط به میکروکنترلر AT91SAM7X256 را مشاهده میکنید :

38.5 PLL Characteristics

Table 38-12. Phase Lock Loop Characteristics

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
F_{OUT}	Output Frequency	Field out of CKGR_PLL is:	00	80	160	MHz
			10	150	200	MHz
F_{IN}	Input Frequency		1		32	MHz
			Active mode		4	mA
I_{PLL}	Current Consumption	Standby mode			1	µA

Note: Startup time depends on PLL RC filter. A calculation tool is provided by Atmel.

همانطور که مشاهده میکنید ، با مقدار دهی بیت های OUT با 00 واحد PLL در محدوده فرکانس 80 تا 160 مگاهرتز و با مقدار این بیت ها با عدد 10 در محدوده 150 تا 200 مگاهرتز پیکربندی میشود .

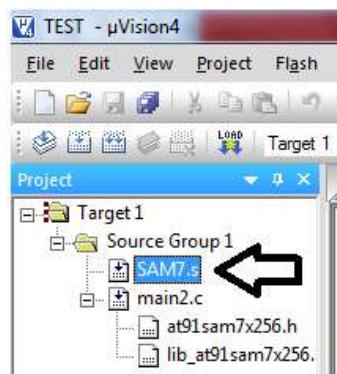
: (PLL Counter)PLLCOUNT بیت های

بعد از فعال شدن PLL و ایجاد شدن پالس در خروجی آن ، مدت کوتاهی طول میکشد تا فرکانس این پالس ها به فرکانس تعیین شده برسد . در این حالت کاربر باید در برنامه نوشته شده ، متظر پایدار شدن فرکانس خروجی PLL بماند ، بعد از پایدار شدن فرکانس خروجی PLL بیت LOCK در رजیستر PMC_SR فعال میشود . با مقدار دهی بیت های PLLCOUNT میتوان تاخیری را در یک شدن بیت LOCK ایجاد کرد . این تاخیر بعد از پایدار شدن خروجی PLL شروع شده و بعد از اتمام آن بیت LOCK یک میشود . مقدار تاخیر برابر با $30 * \text{PLLCOUNT}$ us (تعداد پالس های کلاک) میباشد .

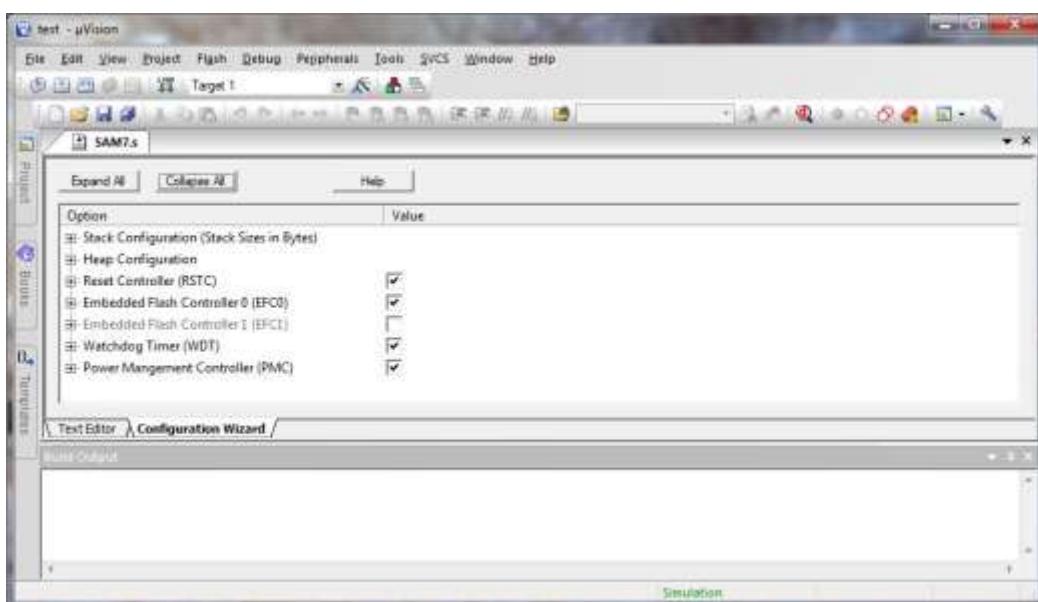
اعمال تنظیمات CLKG در جادوگر KEIL :

در کامپایلر KEIL بخشی به نام Configuration Wizard وجود دارد که در آن میتوان تنظیمات مربوط به واحد CLKG و PMC را به صورت گرافیکی انجام داد . در ادامه به بررسی تنظیمات مربوط به واحد CLKG شرح داده شده است (تنظیمات واحد PMC در بخش بعدی و بعد از بررسی رجیستر های مربوطه بررسی خواهد شد) .

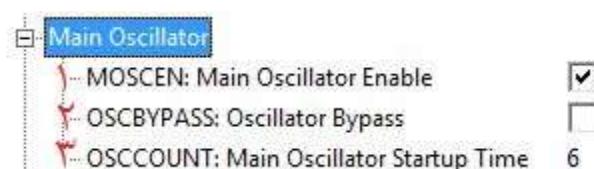
برای مشاهده پنجره Configuration Wizard در پالت Project گزینه SAM7S Project را انتخاب کنید ، در صورتی که پالت Project در محیط نرم افزار وجود ندارد ، از منوی VIEW گزینه ای WINDOWS Project را انتخاب نمایید :



تصویر پنجره Configuration Wizard در زیر آورده شده است :



علامت تیکی که جلوی هر قسمت می بینید دلالت بر فعال بودن همان قسمت است . در اینجا تنها به بررسی Power Management Controller (PMC)Management Controller می پردازیم . ابتدا تنظیمات مربوط به Main Oscillator را توضیح می دهیم . به تصویر زیر نگاه کنید .



- شماره 1 : در صورت تیک خوردن اسیلاتور اصلی (Main) فعال می شود .

- شماره 2 : در صورت تیک خوردن ، اسیلاتور اصلی بای پاس شده و کاربر باید برای اعمال کلاک به سیستم میکروکنترلر ، توسط پایه Xin اقدام کند .

- شماره 3 : عددی که ملاحظه می فرمایید زمان لازم برای راه اندازی اولیه i اسیلاتور (StartUp Main Oscillator) می باشد که بستگی به شرایط کار میکروکنترلر از جمله فرکانس کاری و محیط سنتگی دارد . برای اطلاعات بیشتر به قسمت DC Characteristic دیتا شیت مراجعه فرمایید .

نکته : اعداد نمایش داده شده در تصاویر ، مقادیر پیش فرض نرم افزار برای راه اندازی میکروکنترلر به صورت ساده می باشند ، ممکن است این اعداد با تنظیمات فعلی کامپایلر شما متفاوت باشند .

تصویر زیر ، تنظیمات مربوط به واحد PLL را نشان می دهد .

Phase Locked Loop (PLL)	
DIV: PLL Divider	32
MUL: PLL Multiplier	125
OUT: PLL Clock Frequency Range	80..160MHz
PLLCOUNT: PLL Lock Counter	28
USBDIV: USB Clock Divider	None

- شماره 1 : این قسمت همان فیلد DIV (ضریب تقسیم واحد PLL) می باشد .

- شماره 2 : پارامتر MUL یا عدد ضرب کننده در فرکانس ورودی

- شماره 3 : این قسمت رنج فرکانسی PLL را تعیین می کند . در صورتیکه PLL شما در حوزه i فرکانس 80 الی 160 مگاهرتز ار می کند مورد 80...160MHz و برای فرکانس های حدود 150 تا 220 مگاهرتر مورد 150...220MHz را انتخاب نمایید .

- شماره 4 : این عدد هم مربوط به زمان قفل شدن PLL است که همین مقدار مناسب می باشد

- شماره 5 : این فیلد هم مربوط به تقسیم فرکانس خروجی PLL برای تغذیه i فرکانسی USB Device می باشد . در صورتیکه گزینه i None انتخاب شود ، هیچ تقسیم فرکانسی صورت نمی گیرد .

و دو مورد آخر که در شکل زیر نشان داده شده اند نیز در ادامه بررسی خواهند شد :

CSS: Clock Source Selection	PLL Clock
PRES: Prescaler	None

چند نکته :

-1 در دیتاشیت میکروکنترلر ، حداکثر فرکانس کاری میکروکنترلر برابر با 55 مگاهرتز قید شده است . اما واحد PLL توانایی تولید فرکانس هایی تا 200 مگاهرتز را دارد . عدد 200 باید اشتباها به عنوان حداکثر فرکانس کاری میکروکنترلر لحاظ شود (البته با تحقیقاتی که اینجانب انجام داده ام روشن شد که فرکانس تا حدود 80 الی 100 مگاهرتز قابل اعمال به میکروکنترلر است).

-2 اسیلاتور SLCK (نوسان ساز فرکانس پایین) کالیبره نشده است و خود شرکت اتمل برگه اطلاعاتی را در مورد کالیبره کردن این اسیلاتور ، برای مصارفی همچون RTT ، قرار داده است . فرکانس نامی این اسیلاتور برابر با 32.768 کیلوهرتز است اما ممکن است فرکانس آن در صورت کالیبره نبودن در بازه 22 تا 42 کیلوهرتز تغییر کند .

<http://www.atmel.com/Images/doc6148.pdf>

-3 برای بدست آوردن پارامترهای ضرب و تقسیم (DIV و MUL) برای واحد PLL ، شرکت اتمل نرم افزاری را در آدرس زیر ایجاد کرده است :

http://www.atmel.com/dyn/resources/prod_documents/AT91SAM_pll.htm

صفحه‌ی بالا توسط خود شرکت اتمل تهیه شده است و نمایی به صورت زیر دارد .

AT91 TOOLS: PLL Ratio Computing

- How Using This Tools ?

- Capture the input frequency which drives the PLL.
- Capture the targeted PLL output frequency.
- Optional: Filling in the right minimum input frequency last field or remaining blank. This field can be left blank, but, filling in with the correct information (ref. to the PLL electrical characteristics) can reduce the computing time.

and so now ...

IMPORTANT:
The divider field is a 6-bit Field.
The Multiplier is a 11-bit field.
The user has to be careful when he is going to use the results from this tools! The PLL has input and output frequency constraints. Look after the electrical characteristics to have more information about those constraint numbers;

Input Frequency (in MHz)	<input type="text"/>
Targeted PLL output (in MHz)	<input type="text"/>
Minimum PLL Input Frequency (in MHz)	<input type="text"/>
Divider Value	<input type="text"/>
Multiplier Value	<input type="text"/>
Real Output Frequency (in MHz)	<input type="text"/>
Result	
Resulting Error (%)	

در قسمت Input Frequency ، فرکانس ورودی PLL خود را وارد کنید و در قسمت Target PLL Output ، مقدار فرکانس خروجی مورد نظر را وارد کنید . قسمت بعد که Minimum PLL Input Frequency نام دارد ، مربوط به حداقل فرکانس کاری PLL می باشد و اگر این مسئله برای شما مهم نیست (که در اکثر موارد هم قابل چشم پوشی است و معمولاً این فیلد یک سری محدودیت ایجاد می کند) ، این قسمت را خالی بگذارید . بعد از فشار دادن دکمه Result مقادیر DIV و MUL به ترتیب در قسمت های Divider Value و Multiplier Value ظاهر می شود که مقدار Multiplier Value باید یک واحد کم شده و در جادوگر keil قرار داده شود .

- در صورتی که قصد دارید تنظیمات PLL را به صورت دستی انجام دهید (با مقدار دهی رجیستر ها ، در برنامه SAM7.S اصلی تنظیمات را انجام دهید) ، باید بخش Power Management Controller (PMC) definitions را از فایل .PMC شروع میشوند .

واحد مدیریت توان یا PMC :

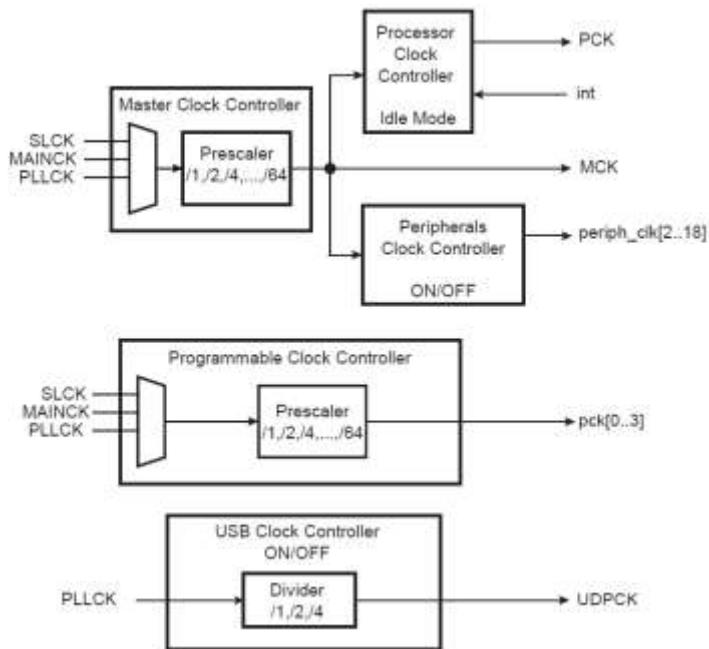
بعد از تولید کلاک توسط واحد CLKG نوبت به کنترل و عملیات های مختلف روی این کلاک می رسد . وظیفه ای اصلی واحد PMC بهینه سازی توان مصرفی کل سیستم توسط کنترل کلاک هر یک از بخش های جانبی میکروکنترلر می باشد . واحد PMC قابلیت فعال یا غیر فعال سازی کلاک بسیاری از قسمت های جانبی و همچنین کلاک CPU را دارد . این خاصیت به ما اجازه می دهد که در صورت نیاز کلاک هر قسمت جانبی میکروکنترلر که به آن نیاز نداریم را غیر فعال کنیم و در نهایت توان مصرفی کل سیستم را به حداقل کاهش دهیم .

واحد PMC کلاک های زیر را در خروجی خود بوجود می آورد :

MCK : مخفف MASTER CLOCK ، کلاک اصلی سیستم است و می تواند فرکانسی از چند هرتز تا ماکسیمم رنج فرکانسی میکروکنترلر ، داشته باشد . کلاک های PCK (مخفف PROCESSOR CLOCK ، کلاک اختصاصی پردازنده ای مرکزی (CPU)) و PERIPH_CLK (کلاک مورد نیاز برای لوازم جانبی نظیر مبدل آنالوگ به دیجیتال ، پروتکل های ارتباطی SPI و TWI و... و کنترلر حافظه (MEMORY CONTROLLER و...)) از این کلاک تامین میشوند .

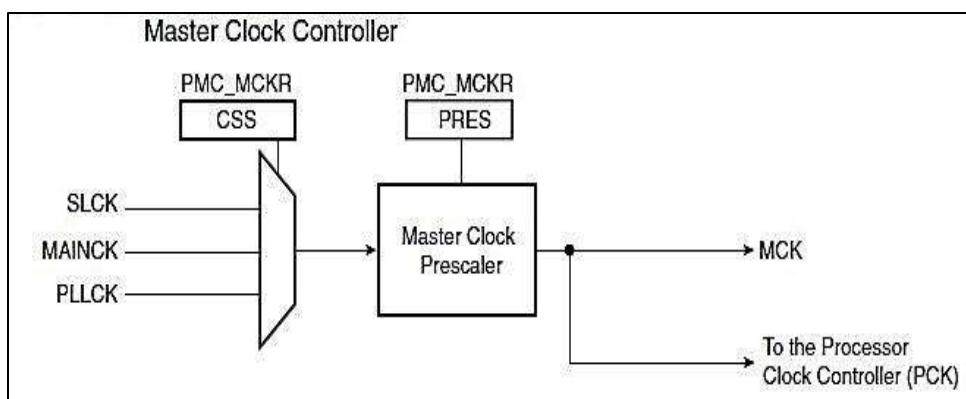
UDPCK : کلاک مورد نیاز برای واحد USB -

- کلاک های قابل برنامه ریزی روی پایه های PCK1 تا 4 .



کلاک MCK

همانطور که گفته شد این کلاک مختص قسمت های جانبی میکروکنترلر (Peripheral) از جمله پورت های ورودی / خروجی ، مبدل آنالوگ به دیجیتال ، تایمر کانتر (TC) ، واحد کنترلر کننده وقفه (ACI) ، واحد SPI ، کنترلر حافظه (Memory Controller) و ... می باشد . این کلاک بعد از گرفته شدن از یکی از کلاک های واحد CLKG ، بر یک ثابت (dr صورت نیاز) تقسیم شده و به مقصد ارسال می شود . پس کنترل روی این کلاک شامل یک واحد تقسیم کننده و یک انتخاب کننده ی کلاک ، است که در شکل زیر نحوه ای ارتباط این قسمت ها را می بینید .



با مقدار دهی رجیستر PMC_MCKR میتوان منع تامین کننده کلاک MCK و عدد مقسم را تعیین کرد :

رجیستر :(PMC Master Clock Register) PMC_MCKR

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-	PRES		CSS		

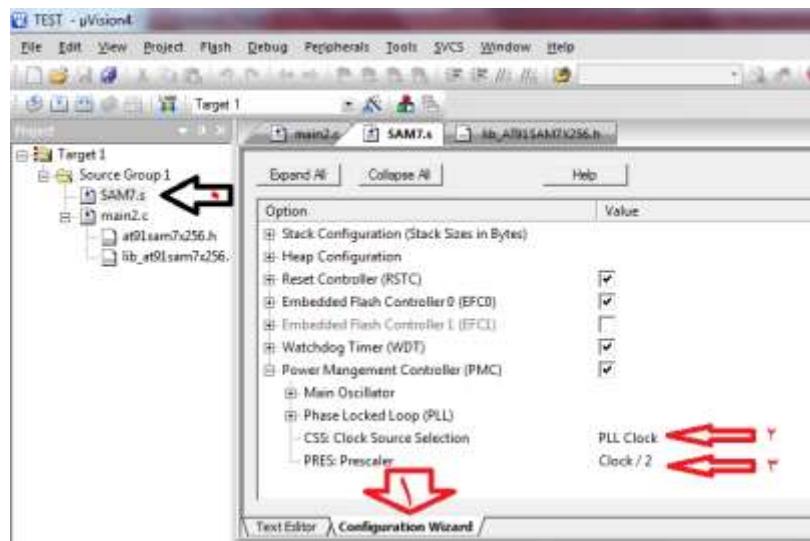
دو فیلد CSS و PRES در این ثبات وجود دارند . فیلد CSS جهت انتخاب منبع تامین کننده کلک اصلی استفاده میشود. تصویر زیر این فیلد را به همراه کلک انتخابی نسبت به مقدارش را نشان می دهد . همانطور که در تصویر صفحه قبل مشاهده میکنید ، منبع تامین کننده کلک MCK میتواند یکی از گزینه های SLCK (کلک خروجی نوسانساز فرکانس پایین با XOUT فرکانس تقریبی 32.768 کیلو هرتز) و MAINCK (کلک دریافنی از کریستال متصل شده به پایه های XIN و XOUT میکروکنترلر) یا PLLCK (فرکانس کریستال که در عدد $(1 + MUL) / DIV$ ضرب شده است) باشد .

CSS		Clock Source Selection
0	0	Slow Clock is selected
0	1	Main Clock is selected
1	0	Reserved
1	1	PLL Clock is selected

پaramتر PRES مقدار مقسم کلک این پایه را مطابق تصویر زیر تعیین میکند :

PRES			Processor Clock
0	0	0	Selected clock
0	0	1	Selected clock divided by 2
0	1	0	Selected clock divided by 4
0	1	1	Selected clock divided by 8
1	0	0	Selected clock divided by 16
1	0	1	Selected clock divided by 32
1	1	0	Selected clock divided by 64
1	1	1	Reserved

امکان مقدار دهی بیت های بالا از طریق بخش Configuration Wizard در کامپایلر KIEL وجود دارد .



- شماره 2 : این فیلد تعیین کنندهٔ سورس کلاک کل سیستم می‌باشد . همانطور که گفته شد یکی از سه مورد کلاک PLLCK و MAINCK ، SLCK می‌تواند به عنوان کلاک کل سیستم تعریف شود .

- شماره 3 : اگر در خاطر داشته باشید ، یک فیلد تقسیم کننده بعد از مالتی پلکسر انتخاب سورس کلاک سیستم وجود داشت که سورس کلاک را برابر یک ثابت تقسیم و بعداً به خروجی واگذار می‌شد . این همان ضریب تقسیم کننده است . در صورتیکه گزینهٔ None را انتخاب کنید هیچ تقسیم فرکانسی اتفاق نمی‌افتد و کلاک منبع انتخاب شده مستقیماً به لوزام جانبی و CPU اعمال می‌شود .

کلاک (Processor Clock) PCK

واحد PMC ویژگی مهم کنترل کلاک پروسسور ARM را برای بوجود آوردن وضعیت IDLE (مد کم مصرفی) میکروکنترلر دارد . برای غیرفعال کردن کلاک پردازندهٔ مركزی کافی است مقدار بیت شماره صفر رجیستر PMC_SCDR یک شود تا پروسسور وارد حالت IDLE گردد . بعد از ورود به مد IDLE پردازندهٔ توسط یک وقفه و یا ریست میکروکنترلر از حالت IDLE خارج می‌شود (کلاک پروسسور فعال می‌شود) . دستور زیر در کامپایلر KEIL پروسسور را به وضعیت IDLE می‌برد :

*AT91C_PMC_SCDR =0x0000001;

► نکته : برای وارد شدن به حالت Idle میکروکنترلر ، پروسسور ARM دستور جاری را به اتمام و سپس به این وضعیت ،

تغییر حالت می‌دهد .

رجیستر (PMC System Clock Disable Register) PMC_SCDR

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	PCK3	PCK2	PCK1	PCK0
7	6	5	4	3	2	1	0
UDP	-	-	-	-	-	-	PCK

کلاک های قابل برنامه ریزی :

واحد PMC می تواند کلاک خود را روی چهار پایه از میکروکنترلر (PCKx) قرار دهد . به این ترتیب کنترل این کلاک های اختیاری در رجیستر PMC_PCKx که x می تواند عدد 0 تا 4 باشد ، وجود دارد . پایه x به طور مستقل می تواند یکی از کلاک های SLCK ، MAINCK و PLLCK ، به همراه یک ضربی تقسیم کننده ، برنامه ریزی شود . اما قبل از اعمال تنظیمات باید این پایه فعال شود . به همین ترتیب سراغ ثبات PMC_SCER می رویم و برای غیر فعال کردن آن ها در ثبات PMC_SCDR غیر فعال می کنیم . شکل های زیر ثبات PMC_SCER را نشان می دهد .

رجیستر (PMC System Clock Enable Register) PMC_SCER

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	PCK3	PCK2	PCK1	PCK0
7	6	5	4	3	2	1	0
UDP	-	-	-	-	-	-	-

بیت UDP مربوط به این بخش نیست اما بیت های PCKx که در بالا نشان داده شده است ، در صورتیکه یک شوند ، کلاک میکروکنترلر روی پایه x قرار می گیرد . برای مثال با دستور زیر کلاک میکروکنترلر روی پایه x PCK2 فعال می شود .

*AT91C_PMC_SCER = (1<<10);

همچنین در همین موقعیت بیتی و در رجیستر PMC_SCDR ، قابلیت غیرفعال سازی این ویژگی وجود دارد . پس

*AT91C_PMC_SCDR = (1<<10);

موجب غیر فعال شدن کلاک روی پایه x PCK2 می شود .

وضعیت فعال یا غیر فعال بودن کلک CPU ، کلک پورت USB و کلک ایجاد شده بر روی پایه های PCK0-4 از طریق رجیستر PMC_SCSR قابل مشاهده است :

: (PMC System Clock Status Register) PMC_SCSR رجیستر

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	PCK3	PCK2	PCK1	PCK0
7	6	5	4	3	2	1	0
UDP	-	-	-	-	-	-	PCK

برای پایه های PCK0 تا PCK4 چهار رجیستر PMC_PCK4 PMC_PCK0 تعییه شده است ، تنظیمات این ثبات ها مشابه به هم بوده و در ادامه بررسی شده است. به جای × شماره های پایه های مورد برنامه ریزی قرار داده می شود .

: (PMC Programmable Clock Register) PMC_PCKx ثبات

31	30	29	28	27	26	25	24
-	-	-	-	-	-	-	-
23	22	21	20	19	18	17	16
-	-	-	-	-	-	-	-
15	14	13	12	11	10	9	8
-	-	-	-	-	-	-	-
7	6	5	4	3	2	1	0
-	-	-		PRES		CSS	

دو فیلد CSS و PRES در این ثبات وجود دارند . فیلد CSS جهت انتخاب منبع تامین کننده کلک پایه استفاده میشود. تصویر زیر این فیلد را به همراه کلک انتخابی نسبت به مقدارش را نشان می دهد .

CSS		Clock Source Selection
0	0	Slow Clock is selected
0	1	Main Clock is selected
1	0	Reserved
1	1	PLL Clock is selected

و پارامتر PRES مقدار مقسّم کلک این پایه را مطابق تصویر زیر تعیین میکند :

PRES			Programmable Clock
0	0	0	Selected clock
0	0	1	Selected clock divided by 2
0	1	0	Selected clock divided by 4
0	1	1	Selected clock divided by 8
1	0	0	Selected clock divided by 16
1	0	1	Selected clock divided by 32
1	1	0	Selected clock divided by 64
1	1	1	Reserved

برای مثال (بعد از فعال کردن کلک روی پایه ی PCK2 در مثال قبل) ، دستور زیر ثبات PMC_PCK2 را برنامه ریزی می کند ، به طوری که کلک روی پایه ی MAINCK به 4 تقسیم شود :

AT91C_PMC_PCKR[2] = (0x010<<2) | 0x01;

در دستور بالا ملاحظه می فرمایید که این ثبات در کامپایلر KEIL به صورت آرایه ای تعریف شده است که عدد داخل [] نشان دهنده ی ثبات های PMC_PCKx می باشد .

نکته ی مهم : بعد از انجام دادن کامل تنظیمات PCK ، اقدامات لازم برای فعال سازی خروجی همین پایه و اختصاص های A و B در قسمت PIO میکرو کنترلر انجام شود . (در ادامه توضیحات بیشتری در این رابطه وجود دارد)

نحوه ی فعال یا غیر فعال سازی وسایل جانبی میکرو کنترلر در PMC

همانطور که در بخش های قبل گفته شد ، واحد PMC وظیفه ی کنترل کلک هر قسمت جانبی میکرو کنترلر (به استشنا چند قسمت مانند ADC که آن ها هم به طور دائم از این واحد کلک می گیرند) ، جهت فعال یا غیر فعال سازی همان قسمت ، را دارد . نکته ای که باید توجه داشت این است که قبل از کار با هر قسمت جانبی میکرو کنترلر ، باید کلک همان قسمت در PMC فعال شود . در اینجا چگونگی این کار را به همراه ثبات های کنترلی مربوطه توضیح خواهیم داد .

ثبات هایی که وظیفه ی فعال یا غیر فعال سازی کلک قسمت های مختلف میکرو کنترلر را دارند به PMC_PCER ، PMC_PCSR نامگذاری شده اند . ثبات سوم یعنی PMC_PCDR ، وظیفه ی اطلاع رسانی وضعیت کلک هر قسمت را دارد . در تصویر زیر بیت های موجود در این ثبات را مشاهده می کنید :

: (PMC Peripheral Clock Enable Register) PMC_PCER رجیستر

31	30	29	28	27	26	25	24
PID31	PID30	PID29	PID28	PID27	PID26	PID25	PID24
23	22	21	20	19	18	17	16
PID23	PID22	PID21	PID20	PID19	PID18	PID17	PID16
15	14	13	12	11	10	9	8
PID15	PID14	PID13	PID12	PID11	PID10	PID9	PID8
7	6	5	4	3	2	1	0
PID7	PID6	PID5	PID4	PID3	PID2	-	-

: (PMC Peripheral Clock Disable Register) PMC_PCDR رجیستر

31	30	29	28	27	26	25	24
PID31	PID30	PID29	PID28	PID27	PID26	PID25	PID24
23	22	21	20	19	18	17	16
PID23	PID22	PID21	PID20	PID19	PID18	PID17	PID16
15	14	13	12	11	10	9	8
PID15	PID14	PID13	PID12	PID11	PID10	PID9	PID8
7	6	5	4	3	2	1	0
PID7	PID6	PID5	PID4	PID3	PID2	-	-

هر بیتی که با PIDx نشان داده شده اند ، در صورت یک شدن ، Peripheral مربوط به خود را یک می کند . پس از این جا مشخص می شود که هر قسمت جانبی یک ID مخصوص به خود دارد که در صورت یک شدن در ثبات بالا ، کلاک قسمت موردنظر فعال می شود . برای مثال PIOA ID قسمت برابر 2 می باشد ، به این معنی که برای فعال شدن کلاک PIOA باید بیت PID2 یک شود . شکل زیر ID همه Peripheral ها را نشان می دهد .

Peripheral ID	Peripheral Mnemonic	Peripheral Name	External Interrupt
0	AIC	Advanced Interrupt Controller	FIQ
1	SYSC ⁽¹⁾	System Controller	
2	PIOA	Parallel I/O Controller A	
3	PIOB	Parallel I/O Controller B	
4	SPI0	Serial Peripheral Interface 0	
5	SPI1	Serial Peripheral Interface 1	
6	US0	USART 0	
7	US1	USART 1	
8	SSC	Synchronous Serial Controller	
9	TWI	Two-wire Interface	
10	PWMC	Pulse Width Modulation Controller	
11	UDP	USB Device Port	
12	TC0	Timer/Counter 0	
13	TC1	Timer/Counter 1	
14	TC2	Timer/Counter 2	
15	CAN	CAN Controller	
16	EMAC	Ethernet MAC	
17	ADC ⁽¹⁾	Analog-to Digital Converter	
18 - 29	Reserved		
30	AIC	Advanced Interrupt Controller	IRQ0
31	AIC	Advanced Interrupt Controller	IRQ1

به عنوان مثال در دستور زیر کلاک PIOA فعال و کلاک TC0 غیرفعال می شود .

*AT91C_PMC_PCER = (1<<2);

*AT91C_PMC_PCDR = (1<<12);

نکته : بعد از نوشتن یک در PMC_PCDR ، کلاک قسمت موردنظر فورا قطع می شود و بعد از ریست شدن میکروکنترلر ،

کلاک همه ی قسمت های جانبی به طور پیش فرض غیر فعال می باشد .